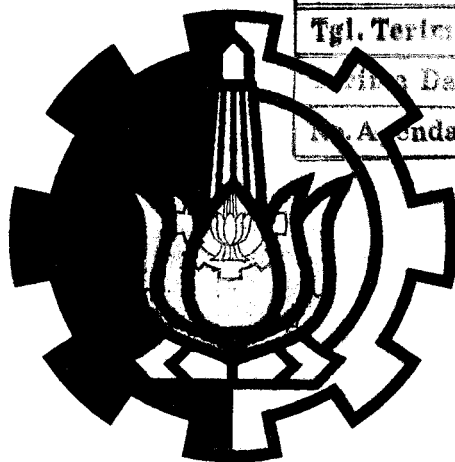


# PERENCANAAN DAN PEMBUATAN ANTI PARALEL TELEPON

## TUGAS AKHIR

Disusun oleh :

**ERY FARIDA KUSUMAWARDHANI**  
NRP. 2293.100.020



PERPUSTAKAAN I T S		
Tgl. Terima	28-7-2000	
Asal Dari	H	
No. Agenda Prp.	21	1384

RSE.  
621.386  
Kus  
p-1  
1999

**JURUSAN TEKNIK ELEKTRO  
FAKULTAS TEKNOLOGI INDUSTRI  
INSTITUT TEKNOLOGI SEPULUH NOPEMBER  
SURABAYA  
1999**



# **PERENCANAAN DAN PEMBUATAN ANTI PARALEL TELEPON**

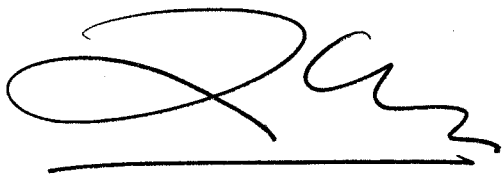
## **TUGAS AKHIR**

**Diajukan Guna Memenuhi Sebagian Persyaratan  
Untuk Memperoleh Gelar Sarjana Teknik Elektro  
Pada**

**Bidang Studi Teknik Komputer  
Jurusan Teknik Elektro  
Fakultas Teknologi Industri  
Institut Teknologi Sepuluh Nopember  
S u r a b a y a**

**Mengetahui / Menyetujui**

**Dosen Pembimbing I**



**Ir. ZAINAL ALIM  
NIP. 130532 037**

**Dosen Pembimbing II**



**Ir. HANNY BUDINUGROHO  
NIP. 131 651 433**

**S U R A B A Y A**

**Agustus, 1999**

## ABSTRAK

---

Telepon merupakan salah satu sarana telekomunikasi terpenting dan paling populer dewasa ini. Biaya penggunaan sarana ini, ditetapkan dihitung berdasar atas pulsa yang menunjukkan lama pembicaraan. Namun dalam kenyataannya, seringkali para penggunaan jasa telepon harus membayar lebih banyak, sebab ini dimungkinkan terjadi oleh beberapa faktor. Salah satunya dikenal dengan istilah "Paralel Telepon", yaitu pengguna jasa telepon dengan memanfaatkan nomor atau sambungan telepon orang lain, sehingga orang tersebut yang harus menanggung biayanya.

Berdasar atas hal inilah, maka alat yang dapat mendeteksi adanya proses diatas dirasa sangat perlu. Dan permasalahan yang kedua adalah dibutuhkan keamanan di dalam pemakaian saluran telepon, yaitu maksudnya adalah pembatasan di dalam pemakaian nomor telepon. Diharapkan dengan menggunakan alat ini, permasalahan-permasalahan tersebut dapat diantisipasi.

## **KATA PENGANTAR**

---

Syukur alhamdulillah, Atas berkat rahmat dan hidayah Allah SWT maka penulis dapat menyelesaikan tugas Akhir yang berjudul :

### **PERENCANAAN DAN PEMBUATAN ANTI PARALEL TELEPON**

Tugas Akhir ini merupakan salah satu syarat yang harus ditempuh untuk meraih gelar kesarjanaan di Jurusan Teknik Elektro, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember (ITS) Surabaya.

Dalam pengerjaan tugas akhir ini penulis banyak mendapat bantuan dan bimbingan dari berbagai pihak. Pada kesempatan ini penulis menyampaikan ucapan terima kasih kepada :

1. Bapak Ir. Zainal Alim, selaku dosen pembimbing I, mulai dari pembuatan usulan sampai selesainya Tugas Akhir ini.
2. Bapak Ir. Hanny Budinogroho, selaku dosen pembimbing II yang telah memberikan bimbingan dan pengarahan serta saran positif sehingga penulis dapat menyelesaikan Tugas Akhir ini.
3. Bapak Ir. Yoyon K. Suprpto, MSc., selaku koordinator bidang studi komputer, Jurusan Teknik Elektro ITS.
4. Bapak Ir. Teguh Yuwono, selaku Ketua Jurusan Teknik Elektro, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember Surabaya, atas segala kebijaksanaan demi kemajuan Jurusan Teknik elektro, ITS.

5. Bapak Eko Mulyanto Y, ST, selaku dosen wali yang ikut mendorong penulis hingga terselesainya Tugas Akhir ini.
6. Bapak-bapak dosen elektro ITS, khususnya bidang studi komputer.
7. Pegawai-pegawai Elektro ITS : Pak Koesnan, Pak Sapari, Pak Mo, Pak Man, Bu Ngatemi, Mbak Ida, Pak Sugeng, Mas Kabul, Mas Khamid, Pak Naryono, Pak Nasrip, Pak Min, Pak Glendang.
8. Keluarga S.Agung Pitoyo, terima kasih atas do'a dan dukungannya.
9. Sahabat-sahabatku yang senasib dan sepenanggungan Eny dan Lina.
10. Teman-temanku Happy, Nanik, Ririen, Endah, Lia, Beny, Dodo, Dedet, Irsan dan teman-teman E-33 yang tidak dapat disebutkan satu per satu.
11. Keluarga Lab B201 Mama 'Any' Kemon, Papa 'Irwan' Lippu, PakDhe 'Barlian' Ilad, Abang 'Pujawan' Kaler dan Ade' 'Setyo' Synam.
12. Rekan-rekan di B401 dan B201 : Gendul, Kadal, Buyut, Wowowh, Lithell, Glembozz, Ghoank, Banzer, Dandank, Corong, Rangsang, Akik, Kakus, Zedod, Guuffi, Cikal, Honce, Tooroo, Tummooo, Kotek, Togog, Jijank dan teman-teman yang tidak dapat disebutkan satu per satu.

Surabaya, Agustus 1999

Penulis

Ery Farida Kusumawardhani

## DAFTAR ISI

ABSTRAK.....	i
PRAKATA.....	ii
DAFTAR ISI.....	iii
DAFTAR GAMBAR.....	vi
DAFTAR TABEL.....	vii

### BAB I

PENDAHULUAN.....	I-1
1.1. Latar Belakang.....	I-1
1.2. Tujuan.....	I-2
1.3. Pembatasan Masalah.....	I-3
1.4. Metodologi.....	I-3
1.5. Sistematika Penulisan.....	I-4

### BAB II

Teori Penunjang.....	II-1
II. Sistem Telepon.....	II-1
II.1. Pesawat Telepon.....	II-3
II.1.1. Pengirim.....	II-3

II.1.2. Penerima.....	II-4
II.2. Cara Kerja Telepon.....	II-7
II.2.1. Pengiriman Nomor.....	II-9
II.3. Sinyal Ring.....	II-11
II.3. Struktur Dasar Minimum Mode System 8088.....	II-11
II.3.1 Mikroprosesor 8088.....	II-12
II.4. Memory.....	II-13
II.4.1. Read Access Memory (RAM).....	II-13
II.4.2. Read Only Memory (ROM).....	II-14
II.5. Unit Input - Output.....	II-15
II.6. PPI 8255.....	II-15

### **BAB III**

PERENCANAAN ALAT.....	III-1
III.1. Pendahuluan.....	III-1
III.1. System Anti Paralel Telepon.....	III-1
III.1.1. Elektronik Interface.....	III-4
III.1.1.1.Detector Off-Hook.....	III-5
III.1.1.2.Detector Ring.....	III-8
III.1.1.3.Detector DTMF.....	III-9
III.1.2. Digital Control.....	III-11

III.1.3.Keypad.....	III-14
III.1.4.Display.....	III-14
<b>BAB IV</b>	
PENGUJIAN DAN PENGOPERASIAN ALAT.....	IV-1
IV.1. Pengujian System Paralel Telepon.....	IV-1
IV.2. Pengujian Keseluruhan System .....	IV-5
IV.2.1. Pengoperasian Alat.....	IV-6
<b>BAB V</b>	
PENUTUP.....	V-1
V.1. Kesimpulan.....	V-1
V.2. Saran.....	V-2
<b>DAFTAR PUSTAKA</b>	
<b>LAMPIRAN</b>	
Lampiran A	
Lampiran B	
Lampiran C	



## DAFTAR GAMBAR

2.1(a) Sistem Hubungan Langsung.....	II-2
2.1(b) Sistem Hubungan Dengan Memakai Sentral.....	II-2
2.1.1 Prinsip Kerja Dari Pengirim Telepon.....	II-3
2.1.2 (a) Arus Kirim Jika Tidak Ada Gelombang Suara.....	II-5
2.1.2 (b) Arus Kirim Jika Ada Gelombang Suara.....	II-5
2.1.3 Skema Penerima Telepon.....	II-6
2.1.4 Gerakan Membran Pada Penerima Telepon.....	II-7
2.1 Kondisi On-Hook.....	II-8
2.2 Kondisi Off-Hook.....	II-8
2.3.Sinyal Ring.....	II-11
2.3 Blok Diagram PPI 8255.....	II-16
3.1 Blok Diagram Sistem Pencegah Pulsa Telepon Lewat Hubungan Paralel Terhadap Suatu Nomor.....	III-1
3.2 Detektor Off - Hook.....	III-5
3.3 Detektor Ring.....	III-8
3.4 Detektor DTMF.....	III-9
3.5 Diagram Alir System.....	III-12
4.2.1 Skema Alat.....	IV-7
4.2.2 Keypad.....	IV-8

## DAFTAR TABEL

2.1 DTMF.....	II-9
2.2. Fungsi Pin cs, oe, we pada RAM status.....	II-10
3.1. Perencanaan Bekerjanya Alat.....	III-2
3.2. DTMF.....	III-11
4.1 Pengujian Tegangan.....	IV-1
4.2 Pengukuran Rangkaian Off-Hook.....	IV-2
4.3 Pengukuran Rangkaian Ring-Detektor.....	IV-2
4.4 Bekerjanya Alat.....	IV-4
4.5 Hasil Pengujian.....	IV-4

# BAB I

## PENDAHULUAN

---

### I.1. LATAR BELAKANG

Telepon merupakan salah satu sarana telekomunikasi terpenting dan paling populer dewasa ini. Telepon telah dipergunakan dalam berbagai sektor dalam masyarakat diantaranya sektor industri, perumahan, perdagangan, akademik dan sektor budaya hampir tidak terlepas dari jangkauan telepon. Penggunaan telepon sebagai sarana komunikasi cukup populer di masyarakat mengingat sarana ini cukup terjangkau oleh daya beli masyarakat.

Pihak Telekom sebagai pihak pengelola Telekomunikasi di Indonesia menetapkan tarif pemakaian telepon berdasarkan lama, waktu dan jarak. Biaya penggunaan sarana ini, dihitung berdasarkan atas pulsa yang menunjukkan lama pembicaraan. Pada sentral telepon digital otomatis, sistem pulsa ini diatur dengan menggunakan database untuk setiap pelanggan yang bersangkutan.

Dengan sistem pulsa ini pihak pengelola dalam hal ini PT.Telkom tinggal mencetak rekening yang harus dibayar sesuai dengan banyaknya pemakaian pulsa telepon. Dalam kenyataannya, seringkali para pengguna jasa telepon harus membayar lebih banyak dari yang seharusnya, hal ini disebabkan oleh banyak faktor. Salah satunya dikenal dengan istilah "Sistem Pencegah Pencurian Pulsa Telepon Lewat Hubungan Paralel Terhadap Suatu Nomor", yaitu pengguna jasa telepon memanfaatkan nomor atau sambungan telepon orang lain.

## I.2. TUJUAN

Pada tugas akhir ini, akan direncanakan dan dibuat suatu alat yang dapat mendeteksi dan mengantisipasi adanya kecurangan pemakaian telepon, khususnya "Sistem Pencegah Pencurian Pulsa Telepon Lewat Hubungan Paralel Terhadap Suatu Nomor". Dengan adanya peralatan ini, diharapkan kasus-kasus pencurian pulsa telepon lewat hubungan paralel terhadap suatu nomor dapat diketahui, dan bila memungkinkan dapat dicegah atau ditangkal. Yang dimaksudkan dengan pengontrol pemakaian telepon disini adalah adanya suatu sistem yang dapat digunakan untuk memprogram dan memprotect nomor telepon yang akan dihubungi

### 1.3. BATASAN PERMASALAHAN

Pembuatan tugas akhir ini dibatas dalam beberapa hal :

1. Penggunaan telepon yang memparalel (ilegal) dibatasi, yaitu tidak dapat digunakan keluar tetapi dapat menerima telepon dari luar
2. Penggunaan telepon yang legal dibatasi penggunaannya, dengan cara memprotect nomor telepon sesuai dengan yang diinputkan melalui keypad.

### 1.4. METODOLOGI

Langkah awal adalah studi literature untuk mempelajari sistem paralel telepon, rangkaian off hook detector dan ring detector. Selanjutnya mempelajari DTMF dari pada telepon.

Perencanaan dilakukan dengan pendekatan secara hardware maupun software untuk mendapatkan hasil yang optimum. Secara hardware dengan mempelajari minimum system 8088 dan komponen pendukungnya, MT 8870, seven segment. Secara software mempelajari fasilitas software Assembly dan kemampuannya dalam menjalankan hardware,

Langkah selanjutnya adalah pembuatan alat yang berupa perangkat keras dan pembuatan perangkat lunak. Setelah selesai pembuatan alat dilanjutkan dengan uji coba alat.

Terakhir dilakukan penyusunan naskah tugas akhir yang sistematisanya akan diuraikan pada bagian di bawah ini.

### 1.5. SISTEMATIKA

Secara keseluruhan penulisan tugas akhir ini dibagi menjadi enam bab, yang terdiri dari :

- Bab 1 : Pendahuluan, bab ini membahas tentang latar belakang permasalahan,tujuan,metodologi, sistematika pembahasan
- Bab 2 : Teori penunjang, bab ini membahas tentang Struktur dasar Minimum System 8088, Mikroprosesor 8088, Memory, RAM, ROM, Unit Input - Output dan PPI 8255dan Sistem Telepon
- Bab 3 : Perencanaan perangkat keras, bab ini meliputi teknik perencanaan perangkat keras, meliputi perencanaan pengiriman nomor, sinyal ring, sistem anti paralel, detector off hook, detector ring dan detector dtmf.
- Bab 4 : Perencanaan perangkat lunak, bab ini membahas tehnik pemrograman, yaitu pemrograman untuk menjalankan hardware
- Bab 5 : Bab terakhir ini memberikan kesimpulan dan saran.

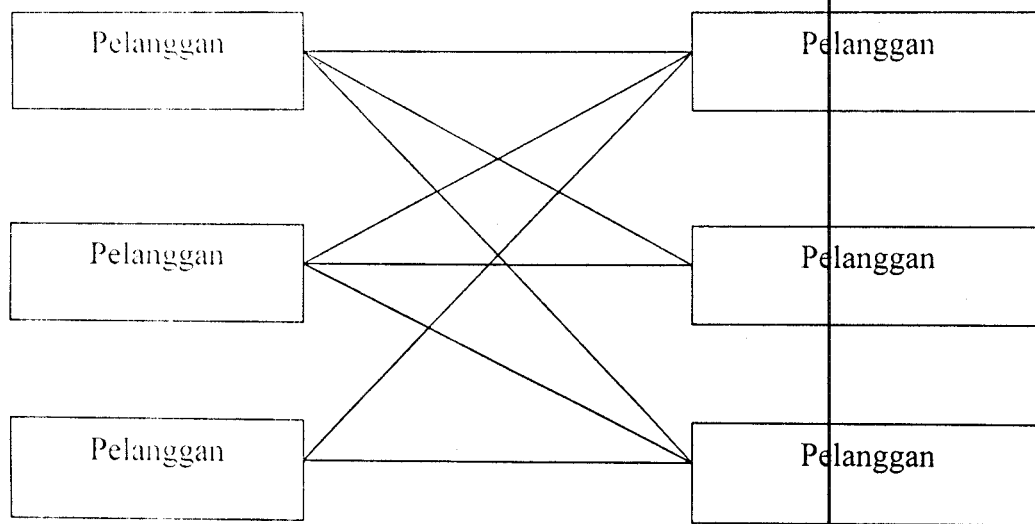
## BAB II

### TEORI PENUNJANG

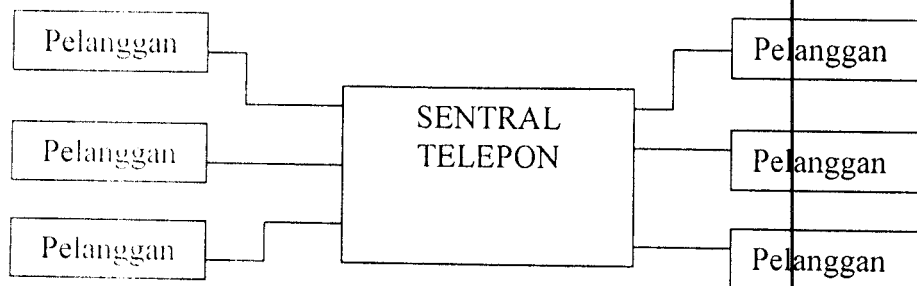
---

#### II.1. Sistem Telepon

Sejak diketemukan sistem komunikasi, yaitu suatu sistem yang dapat menyampaikan informasi dari suatu tempat ke tempat lain. Maka salah satu dari sekian banyak sistem telekomunikasi yang paling banyak digunakan atau dipakai masyarakat luas ialah sistem telepon. Dimana pada dasarnya sistem telepon adalah sistem untuk menyampaikan informasi suara dari seseorang yang disebut pelanggan, kepada pelanggan lain. Pada gambar 2-1a dan 2-1b dapat dilihat blok diagramnya. Pada gambar 2-1a adalah hubungan tanpa memakai sentral yang dimungkinkan hanya untuk pelanggan yang tidak banyak dan juga tidak ekonomis. Sedangkan untuk daerah yang padat pelanggan lebih baik digunakan hubungan seperti gambar 2-1b, yaitu dengan memakai sentral swithching. Untuk itu sebelum menginjak pada perencanaan smart pararel telepon, maka akan dibahas terlebih dahulu tentang sistem perteleponan secara singkat dan menyeluruh.



(a)



(b)

Keterangan

Gambar 2-1

(a). Sistem Hubungan Langsung

(b). Sistem Hubungan Dengan Memakai Sentral

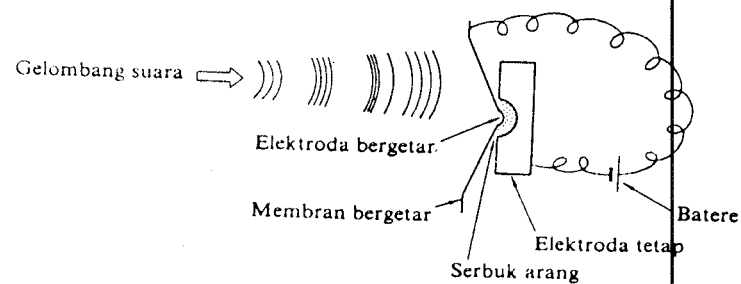


## II.1 Pesawat Telepon.

Pesawat telepon adalah sebuah alat bagi seseorang pelanggan untuk menerima dan mengirimkan informasi. Pada intinya pesawat telepon terdiri atas sistem bicara dan sistem pengebelan. Sedangkan sistem bicara terdiri atas pengirim dan penerima.

### II.1.1 Pengirim

Pada prinsipnya sebuah pengirim dalam pesawat telepon adalah sebuah alat yang untuk mengubah gelombang suara menjadi arus listrik dan dapat dilihat pada gambar 2-1-1.



Gambar 2-1-1 Prinsip Kerja Dari Pengirim Telepon<sup>1</sup>

<sup>1</sup> Ir Suhana dan Shigeki Shoji, Buku Pegangan Telekomunikasi, P.T. Pradya Paramita, Jakarta, 1981, p. 11

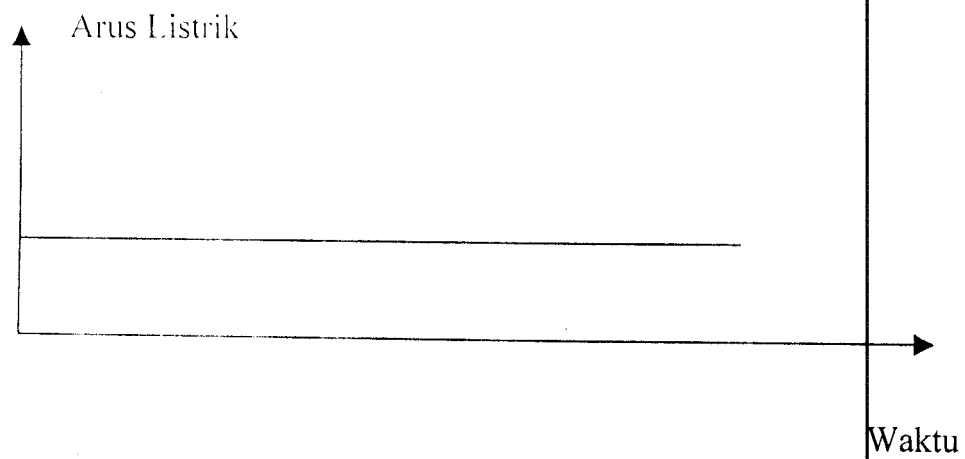
Seperti terlihat pada gambar 2-1-1 serbuk arang berperan sebagai variabel resistor yang perubahannya tergantung kepada tekanan yang ditimbulkan oleh gelombang suara. Jika tidak ada gelombang suara, arus listrik yang melalui serbuk arang konstan (tidak berubah) seperti terlihat pada gambar 2-1-2 (a). Arus yang berubah apabila gelombang suara datang seperti pada gambar 2-1-2 (b). Arus itu disebut arus berpulsa, yaitu superposisi dari arus listrik searah dengan bolak-balik

### II.1.1 Penerima

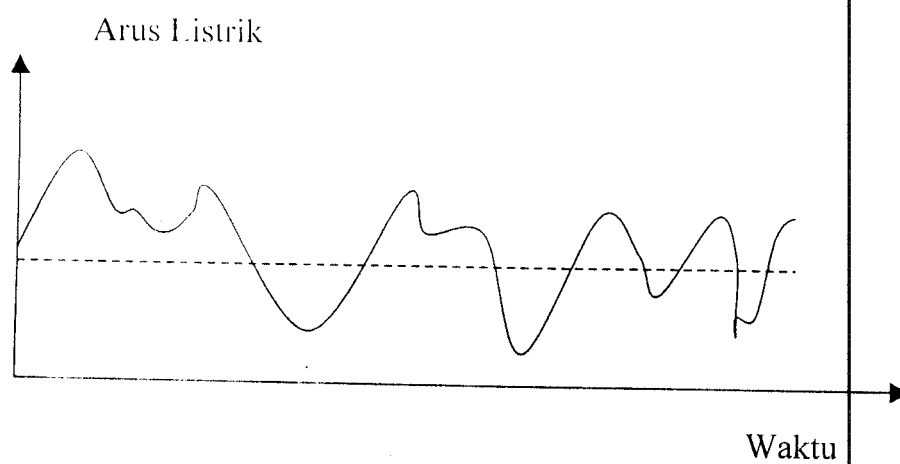
Kalau beritik tolak dari definisi pengirim (bab 2.1.1) maka penerima ialah yang mengembalikan arus listrik menjadi gelombang suara lagi. Sebuah kumparan dilekatkan pada tiap elektroda dari sebuah magnet permanen dengan gulungan seri yang berlawanan, yang menyebabkan magnet ini menggerakkan membran getar<sup>2</sup>

---

<sup>2</sup> Ibid, p. 12



(a)



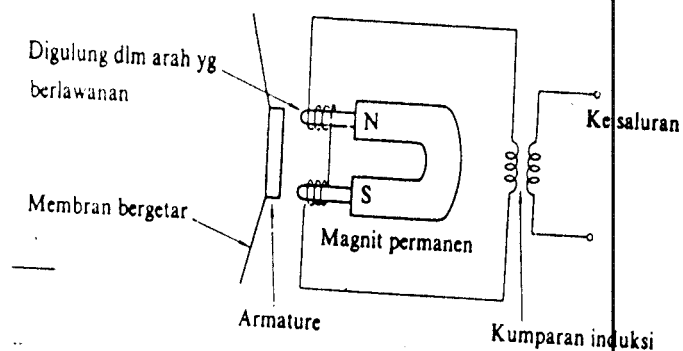
(b)

Keterangan :

Gambar 2.1.2.

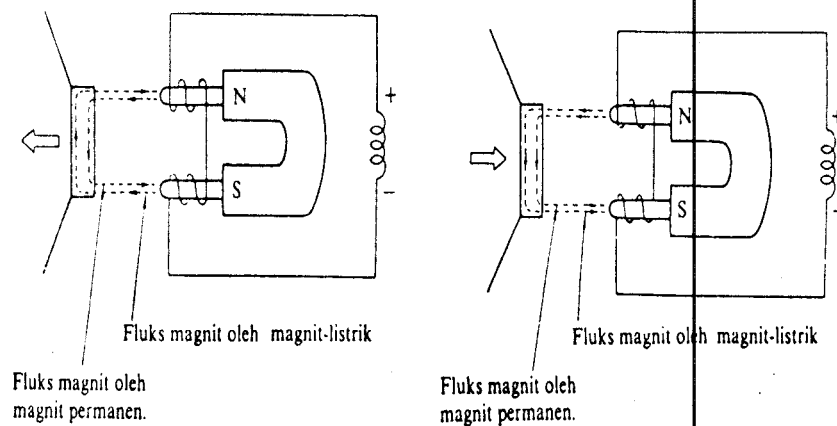
- a. Arus Kirim Jika Tidak Ada Gelombang Suara
- b. Arus Krim Jika Ada Gelombang Suara

Kumparan-kumparan yang dipasang akan membangkitkan fluks apabila dia dialiri oleh arus listrik. Arah dari fluks tersebut tergantung dari arah arus listrik yang mengalir, sehingga fluks magnet permanen bisa ditambah atau dikurangi. Karenanya maka membran bergetar sesuai dengan amplitudo dan frekwensi dari arus bolak-balik yang disebabkan oleh tarikan dari magnet, dan mereproduksi gelombang suara pada bagian muka dari membran.



Gambar 2.1.3 Skema Penerima Telepon<sup>3</sup>

<sup>3</sup> Ibid



Gambar 2.1.4 Gerakan Membran Pada Penerima Telepon<sup>4</sup>

a) Membran Dilepas

b) Membran Ditarik

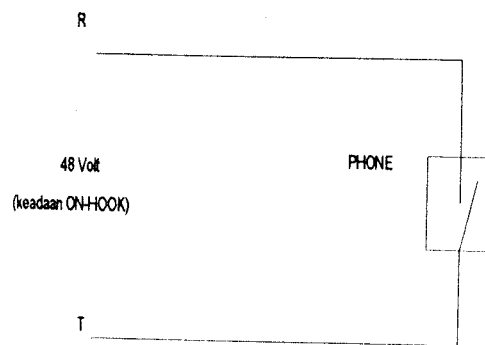
## II. 2. Cara Kerja Telepon

Setiap telepon pelanggan terhubung ke Central Office (CO) yang berisi peralatan switching, signalling dan battery. Hubungan ini menggunakan dua buah kawat yang dinamakan Tip dan Ring.

Saat handset berada pada dudukannya, bobot dari handset menekan switch NC (Normally Closed) di dalam pesawat telepon sehingga switch terbuka dan memutus ikal arus (current loop) antara battery pada CO dan pesawat telepon. Kondisi ini dinamakan ON-HOOK. Pada kondisi ini, tegangan jalur telepon dari Tip ke Ring adalah 48 Volt.

<sup>4</sup> Ibid, p. 13

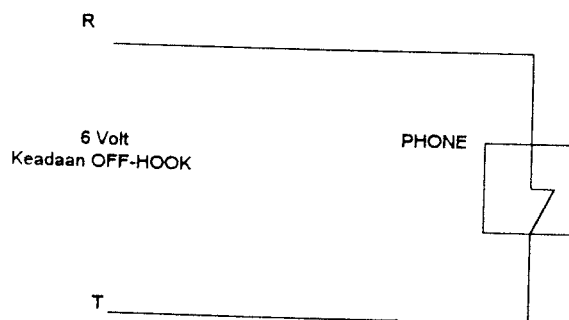
Seperti yang terlihat pada gambar di bawah ini :



Gambar 2.2.1 Kondisi On-Hook

Bila handset diangkat, baik untuk meminta panggilan atau menjawab panggilan yang masuk, switch akan tertutup dan mengalir arus dari battery pada CO ke pesawat telepon. Peralatan pada CO mendeteksi adanya ikal arus ini dan menurunkan tegangan pada Tip dan Ring menjadi 6 Volt Kondisi ini dinamakan OFF-HOOK.

Untuk lebih jelasnya dapat dilihat, pada gambar berikut ini :



Gambar 2.2.2 Kondisi Off-Hook

### II.2.1 Pengiriman Nomor

Terdapat dua cara pengiriman nomor, yaitu Dial Pulsing dan DTMF (Dial Tone Multi Frequency). Dial Pulsing menggunakan switch yang akan menutup atau membuka sejumlah nomor yang akan dikirim. Kebanyakan telepon yang ada pada saat ini menggunakan DTMF karena jarak pengiriman antar digit lebih cepat.

DTMF menggunakan dua nada kombinasi dari 16 nada yang tersedia, sesuai dengan digit yang ditekan.

f (Hz)  $\longrightarrow$  1209 1366 1477 1633

697	1	2	3	A
770	4	5	6	B
852	7	8	9	C
941	*	0	#	D

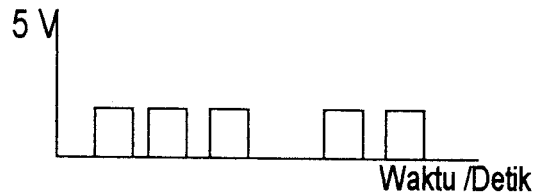
Tabel 2.1 DTMF

Bila digit 5 yang ditekan, akan dikirim sinyal yang berupa gabungan dari nada dengan frekuensi 770 Hz dan 1366 Hz.

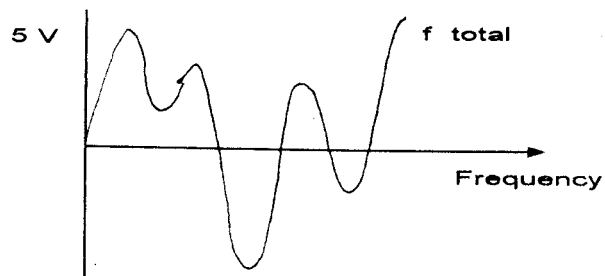
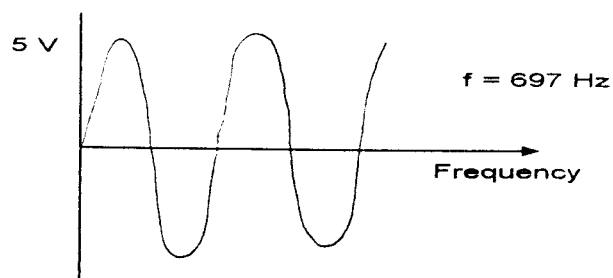
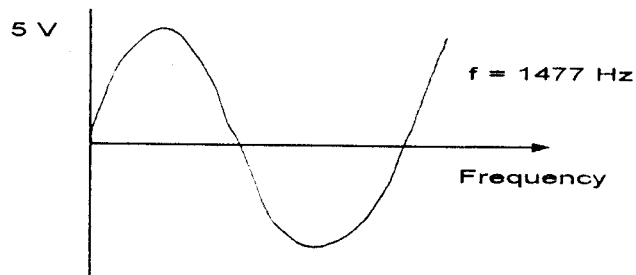
Agar lebih jelas, di bawah ini merupakan gambar yang menunjukkan perbedaaan antara Dial Pulsing dengan DTMF :

Apabila digit yang ditekan 32, maka

Grafik Dial Pulsing :



Grafik Dari DTMF :



Grafik diatas ini merupakan penggambaran dari digit '3'.

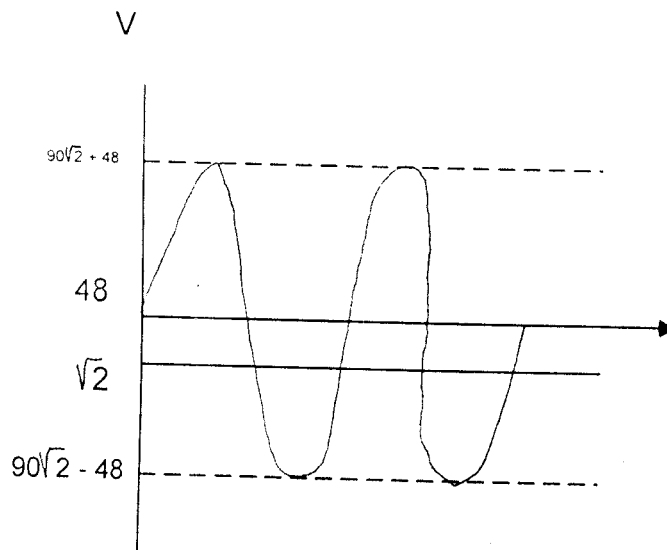


Grafik diatas ini merupakan penggambaran dari digit '3'.

### III.3. Sinyal Ring.

Bila CO menerima permintaan penaggilan terhadap telepon, CO akan mengirimkan sinyal Ring ke telepon dengan frekuensi 20 Hz dan Amplitudo 90 Vrms.

Sinyal ini akan dikirimkan terus dengan interval 1 s on, 4s off sampai CO mendeteksi bahwa handset telah diangkat (OFF-HOOK) .



Grafik Sinyal Ring

## **Minimum Mode System 8088**

### **II. 3. Struktur Dasar Minimum Mode System 8088**

Minimum sistem dengan 8088, seperti halnya dengan prosesor yang lain, terdiri dari tiga bagian utama, yaitu Central Processing Unit (CPU), memory unit dan input/output unit. Minimum sistem ini menggunakan 3 bus system architecture, yaitu address bus, data bus dan control bus.

#### **II. 3. 1 Mikroprosesor 8088**

Mikroprosesor 8088 merupakan pengembangan dari prosesor terdahulu yaitu 8086. Mikroprosesor 8088 secara eksternal mempunyai bus data 8 bit, tetapi secara internal 8088 yang dipublikasikan sejak tahun 1979 oleh Intel Corporation adalah mikroprosesor 16 bit yang softwarenya kompatibel dengan prosesor sebelumnya 8086.

Kemampuan pengamatannya sampai 1 M Byte memory melalui 20 bit address bus, disamping dapat mengamati sampai 64 K Byte input Output port.

Mikroprosesor 8088 dihasilkan dengan menggunakan high performance semiconductor (HMOS) teknologi, dan chip-chip di dalamnya sama dengan 29.000 transistor.

Mikroprosesor 8088 dapat dioperasikan dalam dua mode. Mode ini dikenal sebagai Minimum Mode dan Maksimum Mode. Minimum Mode secara fisik lebih sederhana dan hanya sebuah microprocessor yang dipakai.

Untuk sistem yang sederhana minimum mode akan lebih sesuai digunakan. Sedangkan maksimum mode dipakai pada sistem yang lebih besar dan prosesor yang lebih dari satu.

## **II. 4. Memory**

CPU 8088 mempunyai 20 bit jalur alamat yang dapat menjangkau 1 Mbyte lokasi memory, mulai 00000H s/d FFFFFH yang disediakan untuk RAM dan ROM

### **II. 4. 1. Random Access Memory (RAM)**

RAM digunakan untuk media penyimpanan sementara. Data pada RAM akan hilang bila supply tegangan terputus. Data dapat dikirim atau diambil dari RAM. RAM termasuk dalam golongan volatile memory.

RAM ada dua jenis yaitu RAM statis dan RAM dinamis. RAM statis mempunyai keuntungan dalam hal kemudahan pengoperasiannya, karena tidak diperlukan refresh, row address strobe (RAS), dan column address strobe (CAS). Tetapi kerugiannya adalah harga dan ukuran per bit lebih besar daripada RAM dinamis. Bila hanya diperlukan memory berkapasitas kecil, penggunaan

RAM statis lebih menguntungkan, karena RAM dinamis memerlukan dynamic RAM controller. Pada rangkaian hardware yang direncanakan digunakan RAM statis. Pada pembahasan selanjutnya, cukup disebut RAM saja.

Pada RAM selain terdapat pin CS dan OE juga terdapat WE (Write Enable). Fungsi ketiga pin ini secara singkat dapat dilihat pada tabel 2.2.

CS	OE	WE	MODE	I/O PIN
1	X	X	non aktif	high z
0	0	1	Read	out
0	1	0	Write	in
0	0	0	Write	in

Tabel 2.2 Fungsi Pin cs, oe, we pada RAM status

#### II. 4. 2. Read Only Memory (ROM)

Memory jenis ROM bersifat non volatile, artinya data yang tersimpan tidak akan hilang ketika hubungan power supply ke ROM diputuskan. Ada beberapa jenis ROM, tetapi yang paling banyak digunakan sekarang ini adalah jenis EPROM (Erasable Programmable Read Only Memory).

EPROM mempunyai jalur address sesuai dengan kapasitas memorynya. Pada EPROM terdapat pin CS (Chip Select) yang berfungsi mengaktifkan rangkaian buffer input/output internal dari EPROM. Rangkaian EPROM ini juga terdapat pin OE (Output Enable) yang berfungsi mengaktifkan data output dari EPROM.

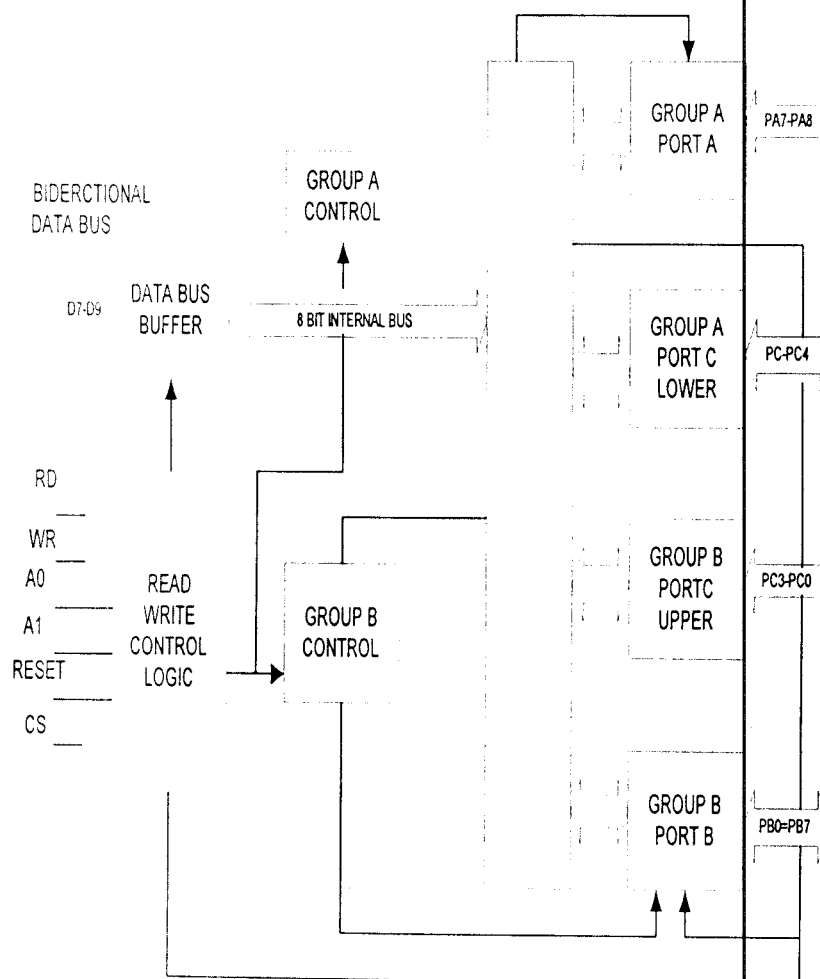
## **II. 5. Unit Input - Output.**

Agar peralatan luar dapat berhubungan dengan mikroprosesor diperlukan teknik interfacing. Ada dua macam metode interfacing yaitu serial interfacing dan paralel interfacing. Paralel interfacing biasanya digunakan untuk interfacing jarak jauh. Dalam paralel interfacing dikenal paralel input dan paralel output interfacing dimana data ditransfer dari peralatan ke sistem mikroprosesor atau sebaliknya dari mikroprosesor ke peralatan.

Untuk melakukan ke dua fungsi tersebut diperlukan IC interface yang dikenal dengan nama Programmable Peripheral Interface (PPI). IC PPI 8255 yang telah umum dipakai termasuk dalam sistem board IBM PC.

## II. 6. PPI 8255

Di dalam IC ini memberikan interface paralel yang fleksibel, mencakup kemudahan-kemudahan operasi secara single bit, 4 bit dan 8 bit input dan output port. Selain itu IC ini juga memiliki keunggulan yaitu input yang sensitif, output yang dilatch, strobe input dan output bidirectional.



Gambar 2.3<sup>5</sup>  
Blok Diagram PPI 8255

5. J. P. M. Steeman, Data Sheet Book 2, p. 240

Gambar 2.3 menunjukkan blok diagram PPI 8255. Sisi sebelah kiri dari diagram blok menunjukkan interfacing ke mikroprossor. Terlihat terdapat 8 bit data bus bidirectional (D0 sampai D7), dan sinyal-sinyal A0, A1, RD, WR, RESET dan CS. Sisi kanan dari blok diagram menunjukkan 3 buah I/O port, masing-masing berukuran 1 byte. Port-port ini dinamai Port A, Port B dan C

Melalui data bus dapat ditransfer data, instruksi atau informasi status. Data ini ditransfer bila  $\mu$  8088 melakukan siklus baca atau tulis, proses ini dilakukan dengan sinyal RD dan WR.

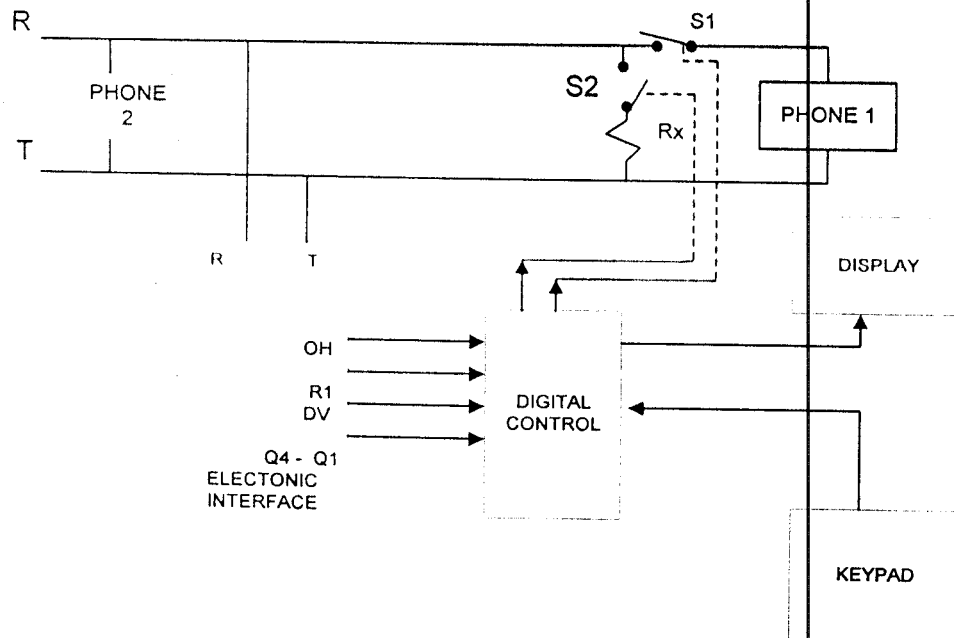
Register port A, port B dan port C dan kontrol word dipilih dengan menggunakan dua bit A0 dan A1 dalam bentuk kode A0A1 = 00, A0A1 = 01 dan A0A1 = 11. Sinyal input CS untuk memilih IC PPI ini. Pin ini harus berlogika low selama operasi baca atau tulis PPI. Input reset dipakai untuk menginsialisasi IC PPI, bila berlogika satu, maka semua register internal dalam IC ini akan diclear. Sisi kanan dari blok diagram menunjukkan 3 buah I/O port, masing-masing berukuran 1 byte. Port-port ini dapat dikonfigurasi untuk operasi input dan output.

## B A B III

### PERENCANAAN ALAT

#### III. 1. Sistem Pencegah Pencurian Pulsa Telepon Lewat Hubungan Paralel Terhadap Suatu Nomor

Untuk menjelaskan secara keseluruhan daripada sistem ini, dapat dilihat Blok Diagram Sistem Pencegah Pencurian Pulsa Telepon Lewat Hubungan Paralel Terhadap Suatu Nomor sbb :



Gambar 3.1 Blok Diagram



Dari gambar 3.1. perencanaan diatas, bagian perangkat yang hendak dibuat adalah :

Electronic Interface

Digital Control

Display

Keypad

Perencanaan Cara Kerja Alat :

PH1	PH2	S1	S2	Alasan
On-Hook	On-Hook	Close	Open	Keadaan awal
Off-Hook	On-Hook	Close	Open	Keadaan adanya drop tegangan, sehingga S1 akan mendeteksi selama 2 detik telepon mana yang Off-Hook dengan cara S1 open. Pada saat S1 open, tidak ada drop tegangan sehingga S1 kembali close.
On-Hook	Off-Hook	Close	Close	Keadaan adanya drop tegangan, sehingga S1 akan mendeteksi selama 2 detik telepon mana yang

Tabel 3,1 Perencanaan Alat

				Off-Hook dengan cara S2 open. Pada saat S2 open, masih ada drop tegangan sehingga S1 kembali close dan S2 menjadi close.
On-Hook	On-Hook	Close	Open	Saat keadaan ini akan dideteksi telepon mana yang lebih dulu On-Hook, apabila yang lebih dulu On-Hook telepon yang legal maka keadaan S1 Close dan S2 Open
On-Hook	On-Hook	Open	Close	Saat keadaan ini akan dideteksi telepon mana yang lebih dulu On-Hook, apabila yang lebih dulu On-Hook telepon yang ilegal maka keadaan S1 Open dan S2 Close

Tabel 3.1. (Lanjutan) Perencanaan Alat

Pada pembahasan bab ini, pertama kali akan di bahas kegunaan dan fungsi dari masing-masing blok.

### III.1.1. Elektronik Interface

Blok Electronic Interface berfungsi untuk mendeteksi kondisi Off-Hook, dan adanya sinyal ring serta mengkodekan sinyal DTMF ke kode-kode digital. Switch S1 dan S2 digerakkan oleh relay dan pengaktifan relay dilakukan oleh rangkaian digital.

Switch S2 berfungsi untuk menghalangi terkirimnya sinyal DTMF dari Phone 2 dengan cara menghubungkan singkat jalur T-R melalui Rx..

Switch S1 berfungsi untuk memutus hubungan Phone 1 dan jalur telepon bila nomor yang di-dial termasuk nomor-nomor yang terlarang. Daftar nomor-nomor ini tersimpan dalam memory minimum system. Switch S1 juga berfungsi untuk menentukan telepon yang Off-Hook.

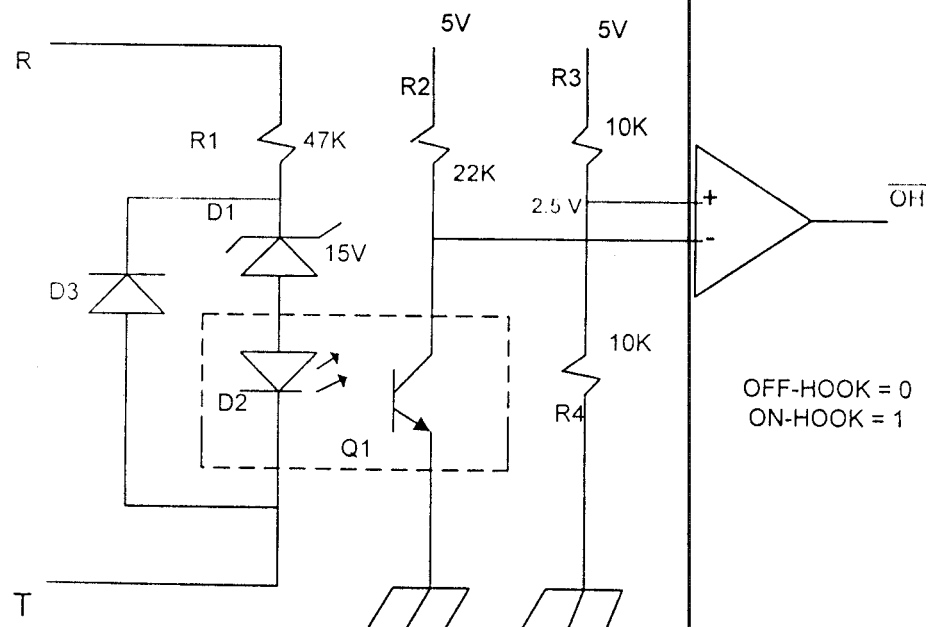
Pada Electronic Interface terdapat bagian-bagian lagi, yaitu:

1. Deteksi OH (OH)
2. Deteksi Ring (RI)
3. DV
4. Q4 - Q1

Berikut ini akan di jabarkan satu per satu tentang bagian-bagian ini dan fungsinya di dalam sistem.

### III.1.1.1 Detektor OH

Deteksi OH dilakukan dengan cara mendeteksi turunnya tegangan T-R dari 48 V menjadi 6 V.



Gambar 3.2 Detektor Off-Hook

Saat ON-HOOK, tegangan Tip-Ring adalah 48 V. Tegangan ini lebih besar dari tegangan breakdown dioda zener D1 15V sehingga mengalir arus yang melewati dioda optocouple D2. D2 akan memancarkan cahaya yang akan membuat transistor Q1 menghantar sehingga mengalir arus dari tegangan catu

5V ke ground melalui R2. Karena terdapat tegangan jatuh pada R2, maka tegangan C-E akan rendah mendekati 0 V.

Bila handset diangkat (Off-Hook), tegangan Tip-Ring 6 V. Karena tegangan ini kurang dari tegangan breakdown zener 15 V maka tidak ada arus yang dapat lewat, dan Q1 berada dalam kondisi Cut-Off. Q1 Cut-Off berarti tidak ada arus yang mengalir dari kolektor ke emiter sehingga tegangan jatuh pada R2 adalah 0V dan tegangan C-E akan tinggi mendekati 5V.

Resistor R1 berfungsi untuk membatasi arus yang mengalir saat tegangan jalur 48 V sehingga lebih kecil dari 6mA. Kalau tidak, pemasangan rangkaian ini akan mengakibatkan CO mengartikan bahwa handset diangkat atau kondisi Off-Hook.

Arus yang disebabkan rangkaian ini, adalah :

$$I = \frac{48 - 15}{47k} \approx 0,7 \text{ mA} \ll 6 \text{ mA}$$

Dari segi level tegangan yang dihasilkan oleh terminal kolektor -emiter Q1 sudah memenuhi syarat untuk dihubungkan dengan rangkaian digital. Namun, perubahan level tegangan jalur dari 48 V ke 6V dan sebaliknya cukup lambat sehingga perubahan level tegangan pada kolektor juga lambat.. Untuk

mendapatkan perubahan level tegangan yang cepat, digunakan Op-Amp yang difungsikan sebagai komparator.

Sebagai komparator, Op-Amp memiliki sifat sbb :

$$\text{Bila } V_{in(+)} > V_{in(-)}, V_o \approx V_{cc} = 5V$$

$$V_{in(+)} < V_{in(-)}, V_o \approx 0V$$

Terminal input positif mendapat tegangan 2.5V yang diparalel dari pembagi tegangan R3 dan R4. Tegangan 2.5V ini adalah tegangan referensi. terminal kolektor Q1 dihubungkan ke terminal input negatif.

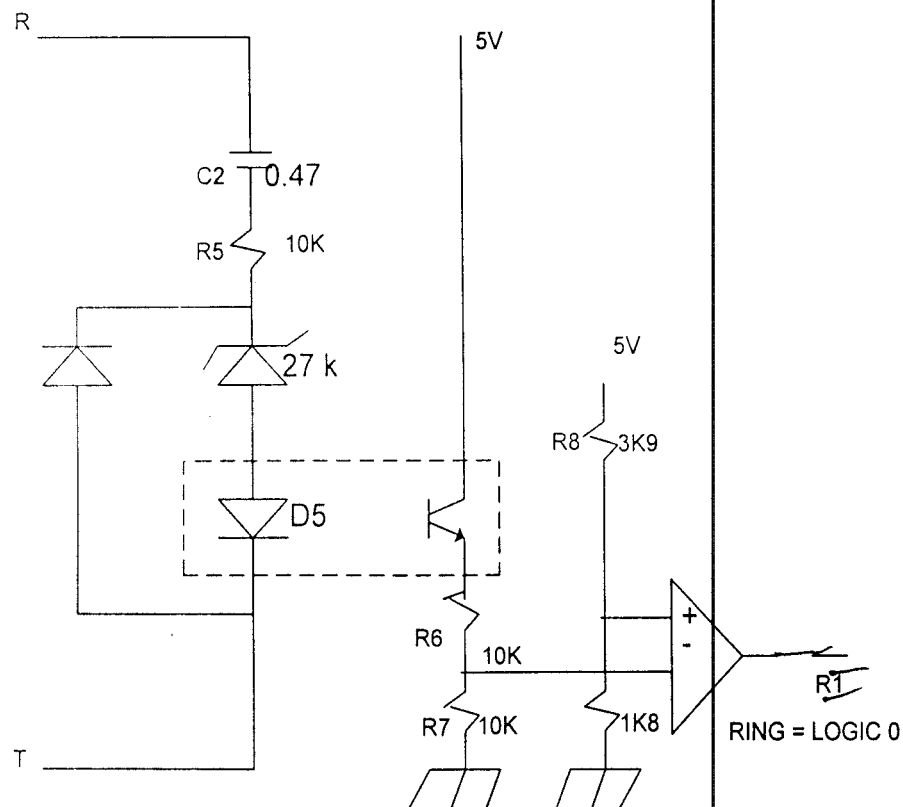
Saat On-Hook,  $V_{in(-)} = V_{kolektor} (V_{CE}) = 0V$

$$V_{in(+)} = 2.5V > V_{in(-)} = 0V \rightarrow V_o = 5V$$

Saat Off-Hook,  $V_{in(-)} = V_{kolektor} (V_{CE}) = 5V$

$$V_{in(+)} = 2.5V < V_{in(-)} = 5V \rightarrow V_o = 0V$$

### III.1.1.2. Detektor Ring



Gambar 3.3. Detektor Ring

Deteksi sinyal ring pada dasarnya sama dengan deteksi Off-Hook, yaitu mendeteksi perbedaan tegangan yang membedakan adalah sinyal Ring berupa sinyal AC dengan amplitudo 90 Vrms dan Frekuensi 20 Hz.

Bila ada sinyal ring cukup besar (90Vrms.), membuat dioda zener 27 V breakdown sehingga mengalir arus pada D5. Arus pada D5 ini mengakibatkan Q2 menghantar. Mengalir arus dari kolektor ke emiter terus ke ground melalui

R6 dan R7. Akibatnya pada R7 akan terdapat tegangan yang lebih tinggi dari tegangan referensi sebesar 1.6 V pada terminal input positif Op-Amp.

Tegangan Referensi 1.6 V ini dihitung dari :

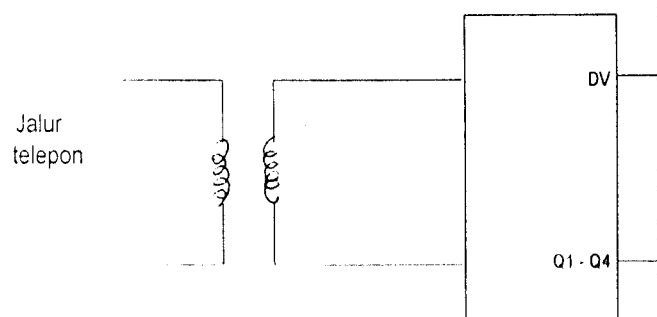
$$V_{ref} = \frac{R_9}{R_8 + R_9} \times 5V = 1.6 V$$

Karena tegangan pada terminal input negatif lebih besar dari input positif, maka output Op-Amp akan rendah mendekati 0 V.

Sebaliknya, saat tidak ada sinyal ring, Q2 tidak menghantar sehingga tegangan pada R9 adalah 0 V dan output Op-Amp akan tinggi mendekati 5V.

#### III.1.1.3. Detektor DTMF

Deteksi DTMF bertujuan untuk mengetahui nomor yang dikirim oleh telepon. Di sini digunakan sebuah IC DTMF Decoder MT 8870.



Gambar 3.4 Detektor DTMF



DTMF decoder memiliki 5 buah output yaitu sebuah output yang diberi nama Dv (digit valid) dan empat output yang menunjukkan kode biner dari tombol yang ditekan input dari rangkaian DTMF decoder tidak dihubungkan langsung ke jalur telepon tapi melalui transformator. Ini untuk mengisolasi secara listrik rangkaian dari jalur telepon. Pemilihan komponen-komponen pada rangkaian ini mengikuti nilai-nilai komponen yang direkomendasikan pada lembaran data MT 8870 (terlampir).

Hubungan antara tombol yang ditekan dan kode-kode digital yang dihasilkan oleh IC ini ditunjukkan pada tabel :

Digit	Q4	Q3	Q2	Q1
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Tabel 3.2. Tabel DTMF

0	1	0	1	0
*	1	0	1	1
#	1	1	0	0

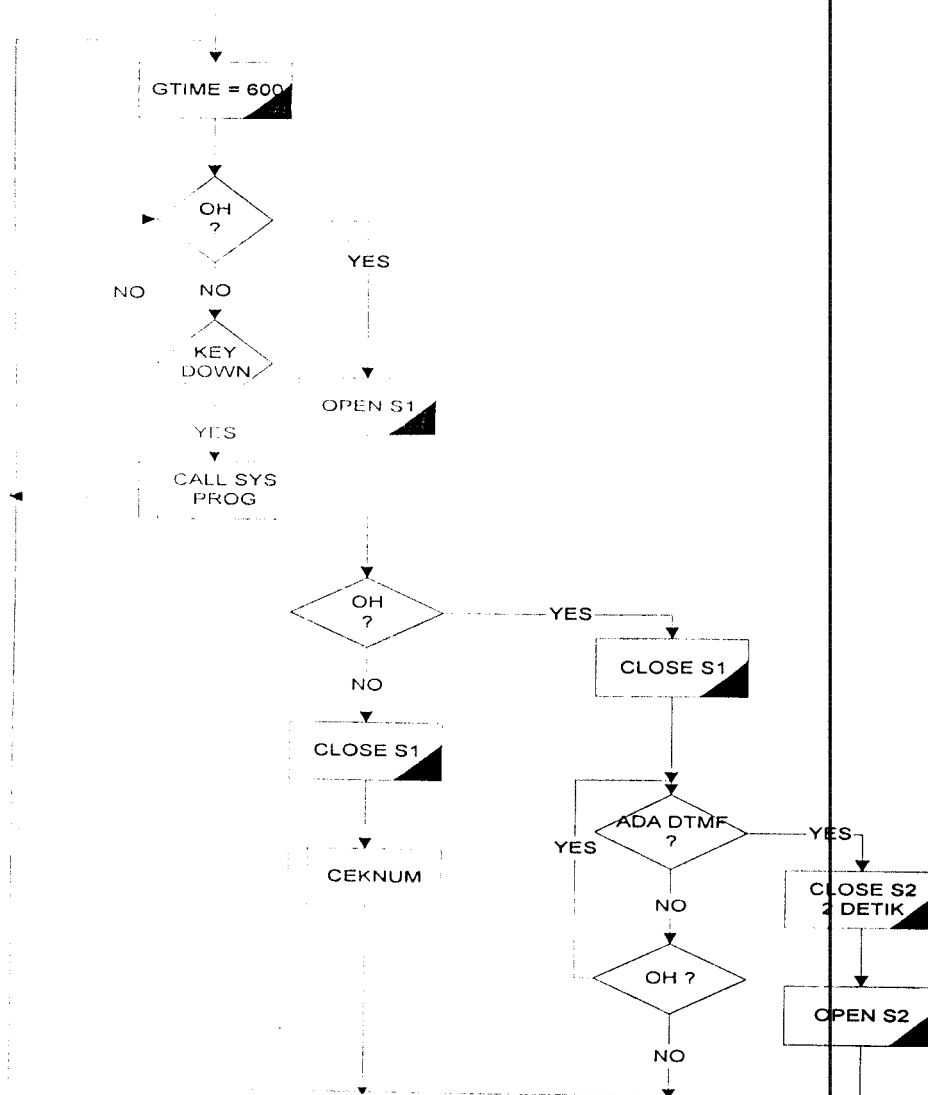
Tabel 3.2 (Lanjutan) DTMF

### III.1.2. Digital Control.

Sistem yang dirancang dalam tugas akhir ini, memerlukan perangkat lunak sebagai kontrol alur kerjanya. Pada dasarnya fungsi-fungsi yang dihasilkan pada sistem ini ditentukan oleh program yang dibuat. Perangkat lunak inilah yang menentukan seberapa jauh sistem ini dapat difungsikan, sehingga bersifat fleksibel dan dapat dikembangkan untuk keperluan lain yang diinginkan.

Perangkat lunak yang digunakan disini disesuaikan rangkain yang dibuat. Karena rangkaian ini menggunakan minimum system 8088, maka bahasa pemrograman yang dipakai adalah bahasa pemrogramna tingkat rendah yaitu bahasa Assembly.

Diagram alir program utama dan subrotin dapat dilihat pada gambar di bawah ini :



Gambar 3.5 Diagram Alir Sistem

Diagram alir diatas ini merupakan alur kerja dari bekerja perangkat keras yang dibuat. Adapun listing programnya adalah :

M05 : mov es:Gtime,600

M0 :

Detect OH ; *periksa OH bila zero / 0 maka OH*

jz M1

Detect \_GS

jnz M0

call SysProg

jmp M0

M1: mov es:counter,0

M2: Detect OH ; *periksa apakah*

JNZ M0 ; *OH stabil selama*

cmp es:counter,10 ; *0.1 detik*

JB M2

cmp es:Gtime,600 ; *periksa apakah*

JB M4 ; *ring terakhir 6 detik yang lalu*

SetReset S1,0 ; *open S1*

Delay 10 ; *apakah masih OH*

Detect OH ; *bila benar*

jz M3 ; *PH2 yang OH*

SetReset S1,1 ; *bila tidak, PH1 yang OH*

Delay 20 ; *Bila ListTop  $\neq$  0, panggil*

cmp es:ListTop,0 ; *proc. CekNum untuk*

je M4 ; *memeriksa nomor dengan*

call CEKNUM ; *yang ada di MEM*

jmp M05

M3: SetReset S1,1 ; *tutup kembali S1*

Delay 20

call CEKAL ;panggil proc.cekal untuk menutup S2

jmp M05

M4: Detect OH

JZ M4

Delay 20

JMP M05

; \*\*\*\*\* END OF MAIN \*\*\*\*\*

### III.1.3. Keypad

Keypad disini merupakan termasuk dari unit input dari perangkat keras yang dibuat. Fungsinya untuk memasukkan nomor telepon yang akan diprotect oleh telepon legal.

### III.1.4. Display

Display berfungsi untuk menunjukkan informasi dari jalannya alat yang dibuat. Informasi-informasi yang ditampilkan adalah :

1. Adanya telepon yang memparalel
2. Adanya telepon ilegal yang sedang menggunakan saluran telepon legal
3. Nomor telepon yang sedang dihubungi oleh telepon legal
4. Nomor telepon yang diprotect oleh telepon legal.

Display ini menggunakan seven segment dengan 4 digit. Jadi, untuk informasi atau nomor telepon yang di cekal ini dibatasi dengan maksimum 4 digit dimuka, contoh : 0809, 021, 031 dll.

### III.2. Alur kerja Blok Diagram

#### Cara Kerja Rangkaian

1. PH1 adalah telepon Legal
2. PH2 adalah telepon Ilegal
3. S1 = Close, S2 = Open
4. Apabila terjadi OFF-HOOK (adanya drop tegangan dari 48 V menjadi 6 V), akan dideteksi, telepon mana yang off-hook. Apabila PH1 yang OFF-HOOK maka S1 akan tetap Close dan S2 tetap open, sehingga telepon dapat digunakan.
5. Apabila yang OFF-HOOK adalah PH2 maka S2 akan close sehingga PH2 tidak dapat digunakan.
6. Untuk mengaktifkan S1 dan S2 ini menggunakan rangkaian digital
7. Pada rangkaian interface ini terdapat bagian yaitu : OH, RI, DV dan Q4-Q1.
8. OH digunakan untuk mendeteksi apabila ada PH yang OFF-HOOK
9. RI digunakan untuk mendeteksi RING
10. DV (Digit Valid) digunakan untuk DTMF
11. Q4-Q1 digunakan sebagai kode digital dari DTMF.
12. Sistem electronic interface ini dihubungkan dengan Digital Control
13. Pada sistem ini terdapat input dan output.
14. Input yaitu Keypad

15. Outputnya yaitu Display Seven Segment.
16. Keypad disini berfungsi untuk memasukkan nomor yang tidak boleh dihubungi dan di simpan dalam memory, mis : awalan 0809.
17. Apabila ada penekanan tombol telepon, DV akan aktif dan Q1-Q4 aktif merupakan kode biner dari tombol tersebut.
18. Apabila nomor yang ditekan sama dengan yang ada di memory maka dicekal dengan cara S1 open.

## B A B IV

### PENGUJIAN DAN PENGOPERASIAN ALAT

---

#### IV.1. Pengujian Sistem Telepon Paralel

Pengujian pertama kali dilakukan adalah mengukur tegangan untuk telepon legal (PH 1) dan telepon yang ilegal (PH 2). Mengukur tegangan ini dilakukan pada saat Off-Hook dan pada saat On-Hook.

Untuk telepon yang normal tegangan, pada saat :

On-Hook = 48 Volt

Off-Hook = 6 Volt

Berikut ini merupakan tabel yang mengukur tegangan pada saat telepon di paralel :

PH 1	PH 2	Tegangan
On-Hook	On-Hook	48 Volt
Off-Hook	On-Hook	3.2 Volt
Off-Hook	Off-Hook	3.2 Volt
On-Hook	On-Hook	0 Volt

Tabel 4.1 Pengukuran Tegangan

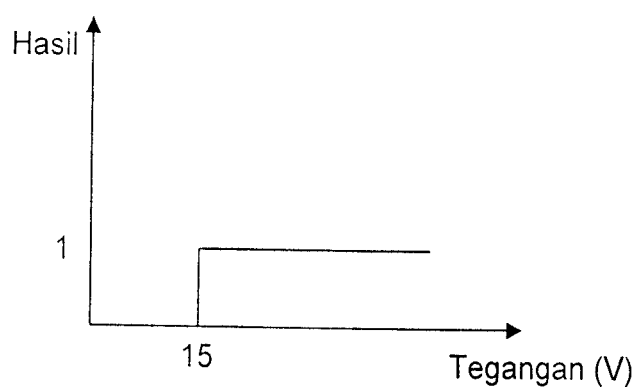


Hasil Pengujian dari rangkaian Off-Hook Detektor yang menggunakan komparator :

Tegangan CO	Vin(-)	Vin(+)	Vo	Hasil
48 Volt	0 V	2.5 V	5 V	1
6 Volt	2.5 V	0 V	0 V	0

Tabel 4.2. Hasil Pengukuran Rangkaian Off-Hook

Grafik ini memperlihatkan adanya tegangan treshold yaitu sebesar 15 Volt

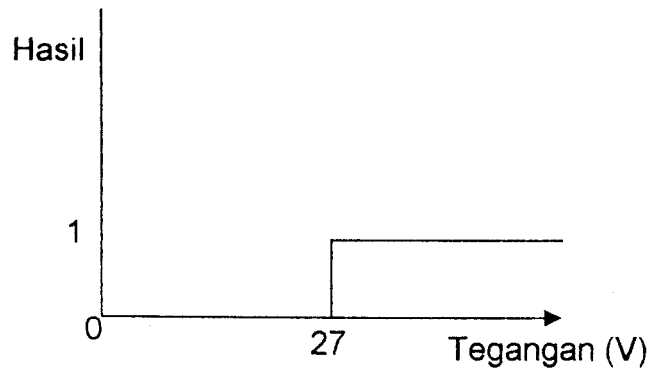


Hasil Pengujian dari rangkaian Ring Detektor yang menggunakan komparator :

Tegangan Ring	Vin(-)	Vin(+)	Vo	Hasil
90 Vrms	0 V	1.6 V	5 V	1
-	2.5 V	0 V	0 V	0

Tabel 4.3. Hasil Pengukuran Rangkaian Ring Detektor

Grafik ini memperlihatkan adanya tegangan treshhold yaitu 27 Volt



Dari pengukuran tegangan tersebut maka dapat dilihat keadaan telepon legal dan ilegal pada sistem ini.

PH1	PH2	Keadaan	Alasan
On-Hook	On-Hook	Ph1 & Ph 2 Tidak Aktif	Pada saat ini tegangan Ph1 dan Ph2 adalah 48 Volt.
Off-Hook	On-Hook	Ph 1 Aktif	Pada saat ini tegangan pada Ph 1 adalah 3.2 Volt dan keadaan daripada PH1 dapat menghubungi dan menerima telepon dari luar
On-Hook	Off-Hook	Ph 2 Aktif	Pada saat ini tegangan pada Ph2 adalah 3.2 Volt dan keadaan daripada PH2 tidak dapat menghubungi tetapi dapat menerima telepon dari luar

Tabel 4.4 Tabel Bekerjanya Alat

On-Hook	On-Hook	Keduanya Aktif	Keadaan ini akan tegangan akan menjadi 0 V dideteksi telepon mana yang lebih dulu On-Hook, apabila yang lebih dulu On-Hook telepon yang ilegal maka keadaan S1 Open dan S2 Close
---------	---------	----------------	--

Tabel 4.4 (lanjutan) Tabel Bekerjanya Alat

Pengujian dari bekerjanya alat :

PH1	PH2	S1	S2
On-Hook	On-Hook	Close	Open
Off-Hook	On-Hook	Close	Open
On-Hook	Off-Hook	Close	Close
Off-Hook	Off-Hook	Close	Open

Tabel 4.5 Tabel Hasil Pengujian

## IV.2. Pengujian Keseluruhan Sistem

Untuk pengujian alat secara keseluruhan, semua unit harus diadakan pengujian terlebih dahulu.

Unit-unit yang diadakan pengecekan terlebih dahulu :

1. Off-Hook Detector
2. Paralel Telephon
3. Ring Detector
4. DTMF Detector.

Setelah ke-empat unit tersebut dapat berjalan dengan normal maka sistem secara keseluruhan dapat berjalan dengan normal.

Tetapi di dalam pengujian alat tersebut juga diperlukan adanya pemrograman dengan menggunakan bahasa Assembly untuk mengaktifkan dari masing-masing unit tersebut.

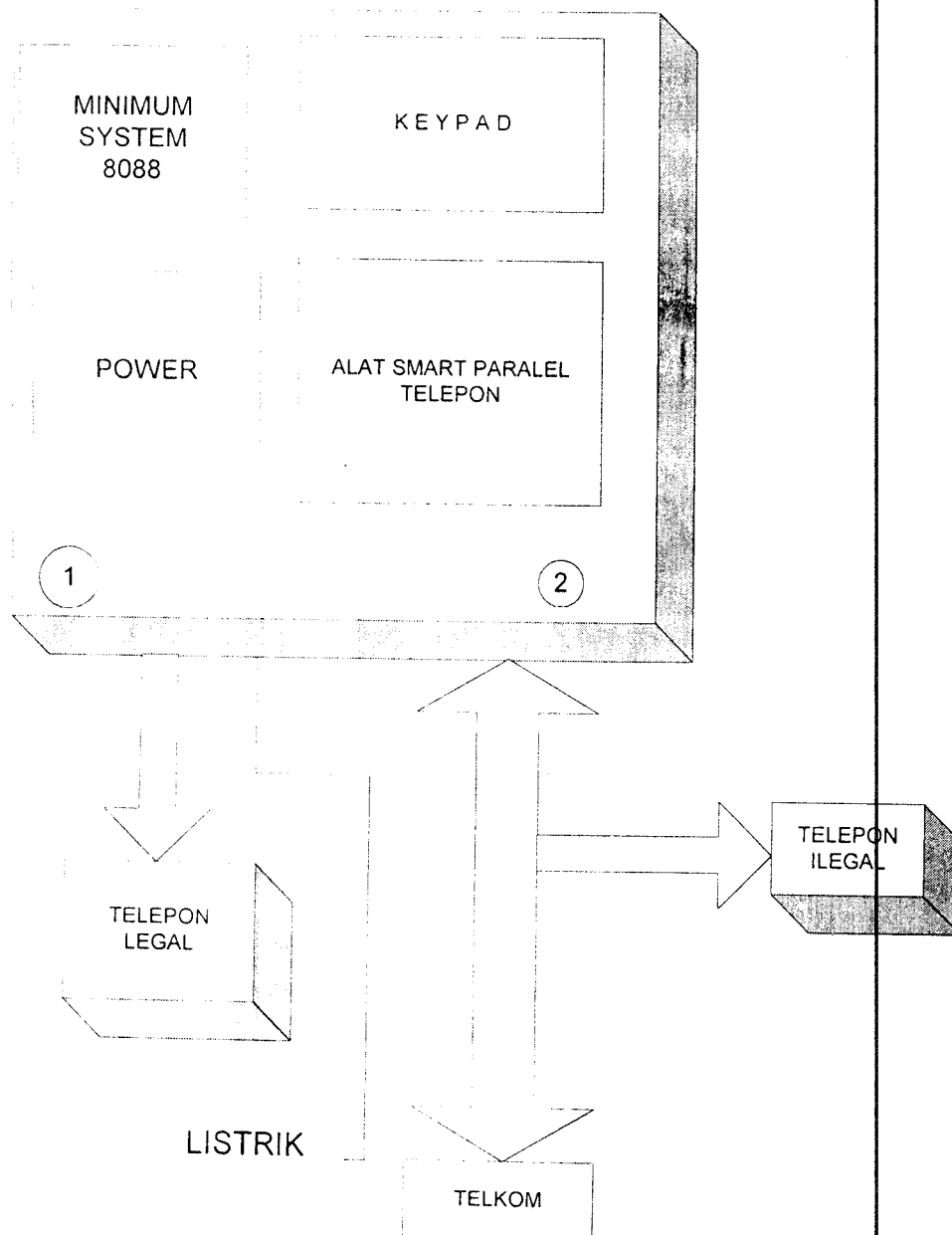
Setelah menjalani proses pemrograman maka dapat dilakukan proses pengetesan alat tersebut.

1. Pengetesan pertama kali dilakukan adalah detector Off-Hook, yaitu mendeteksi adanya Off-Hook pada telepon.
2. Pengetesan kedua adalah mendeteksi adanaya paralel telepon dan melakukan procec cekal pada telepon ilegal.

3. Pengetesan berikutnya adalah mendeteksi penekanan tombol nomor telepon dengan menggunakan DTMF Decoder.
4. Pengetesan terakhir adalah menyimpan nomor yang telah dientry pada memory dan melakukan pengecekan apabila nomor itu sama dengan yang ada di memory.

#### IV. 2. 1. Pengoperasian Alat

Pengoperasian alat dilakukan setelah semua pengujian dilakukan dan alat dapat digunakan. Berikut gambar blok yang harus dilakukan untuk penggunaan Smart Paralel Telepon.



Gambar 4.2.1 Skema Alat

Gambar diatas ini merupakan skema alat Smart Paralel Telepon.

Sedangkan pengoperasian alat, sbb :

Pada alat tersebut terdapat 2 input-output sbb :

1. Telkom
2. Telepon Legal

Masing-masing input-output ini dihubungkan dengan telepon menggunakan kabel telepon yang sudah biasa digunakan. Untuk kabel yang ke Telkom disimulasikan dengan menambah kabel sebagai telepon yang ilegal.

Untuk input-output yang kedua ini dihubungkan dengan telepon yang legal.

Kegunaan alat Smart Paralel Telepon ini adalah :

1. Dapat memprotect telepon Ilegal
2. Dapat memprotect telepon Legal

Untuk memprotect telepon yang ilegal ini akan bekerja secara langsung, sehingga telepon yang ilegal ini tidak dapat mendial.

Dan untuk fungsi yang kedua ini akan bekerja apabila pengguna memasukkan nomor yang akan di protect dengan cara menekan keypad.

Untuk lebih jelasnya dapat dilihat gambar berikut ini :

0	1	2	3
4	5	6	7
8	9		
INS	DEL	SCROLL	ESC

Gambar 4.2.2 Keypad

Nomor-nomor pada keypad ini dapat digunakan sebagai entry untuk memprotect telepon legal. Nomor-nomor yang dientry melalui keypad ini dapat dilihat pada display. Nomor-nomor tersebut disimpan dalam memory.

Conmtohnya :

Apabila dientry nomor 0809, maka nomor telepon dengan awalan 0809 tidak dapat dihubungi atau sudah terprotect.



## BAB V

### P E N U T U P

---

Setelah uji coba dilakukan, maka diperoleh beberapa kesimpulan dan saran yang dapat berguna untuk menambah pembendaharaan ilmu dan teknologi. Tentu saja hasil yang dapat diperoleh belum sepenuhnya memuaskan dan juga belum sempurna.

Dari hasil pengujian diperoleh beberapa kesimpulan sebagai berikut :

1. Minimum system 8088 mempunyai aplikasi yang luas dan relatif lebih luas dan lebih mudah dalam hal pemrograman, karena di dalam prosesor itu sendiri sudah mempunyai keperluan minimal yang diperlukan untuk suatu sistem.
2. Penggunaan dari alat Anti Paralel Telepon ini dapat digunakan oleh masyarakat luas.
3. Smart Paralel Telpon ini tidak merusak hubungan telepon atau pelanggan dengan Telkom.

Berbagai saran-saran untuk mengembangkan dan memperbaiki alat ini adalah :

1. Alat Smart Paralel Telepon ini nantinya diharapkan dapat dikembangkan dengan bentuk yang lebih praktis.
2. Di dalam penggunaan memory diharapkan nantinya dapat digunakan EEPROM

# INDEX

## *A*

Alir · III-27  
 Alur · III-30  
 Amplitudo · II-6, II-11  
 Anti · II-18  
 Architecture · II-12  
 Arus · II-4, II-5, III-22, III-24  
 Assembly · III-27, III-38

## *B*

Bidirectional · II-16, II-17  
 Blok · II-16, II-18, III-1, III-4  
 Bus · III-1, II-4  
 Byte · II-12

## *C*

Chip · II-15  
 Close · III-2, III-3, IV-5, IV-6, IV-7, IV-9  
 Control · II-11, III-15, III-16  
 CPU · II-6, II-8

## *D*

Decoder · III-5, IV-2  
 Detector · IV-5  
 Detektor · III-5, III-8, IV-7, IV-9, IV-10  
 Diagram · III-3, III-5, III-8  
 Dial · II-8, II-9  
 Digit · 26, 31  
 Digital · III-1, III-4, III-8  
 Display · III-9, III-10, IV-5, IV-9  
 DTMF · II-6, II-8, III-3, III-8, III-10, III-11,  
 III-15, III-16, IV-5 IV-8 IV-10  
 DV · III-5, III-8, III-9

## *G*

Gelombang · II-5

## *I*

Illegal · III-8, III-9  
 Interface · II-8, II-10, III-5, III-6

## *K*

Keypad · III-6, III-8, IV-5

## *L*

Legal · III-5, III-6, IV-5

## *M*

Memory · III-6, III-9  
 Mikroprosesor · II-6  
 Minimum · II-6, II-8  
 Mode · II-9, II-10

## *N*

Nomor · II-4, III-9  
 Normally · III-5

## *O*

Off-Hook · II-2, II-5, II-6, III-2, III-3, III-5 III-  
 8, III-9, IV-2, IV-4, IV-6  
 Office · II-2  
 On-Hook · II-2, II-3, II-7 III-2, III-3, III-6, III-  
 8, III-9, IV-2, IV-4  
 Op-Amp · II-2, III-2, III-3, III-4

---

*P*

Paralel · II-6,III-1,III-5,III-6,III-7,IV-5,IV-6  
Penerima · II-3,II-4,II-5  
Pengirim · II-1  
Pengiriman · II-2  
Port · II-10  
PPI · II-8,II-9  
Pulshing · II-5

---

*Q*

Q1-Q4 · III-8

---

*R*

RAM · II-6,II-7  
Referensi · III-8  
Ring · II-5,II-9,III-2,III-3,III-8,III-9,IV-2,IV-5,IV-6

---

*S*

Segment · III-6  
Sentral · II-1  
Seven · III-7  
Sinyal · II-5,II-8  
Sistem · II-4,II-7,III-6,III-7,III-8,III-6  
Skema · II-6  
Struktur · II-4  
Suara · II-2

---

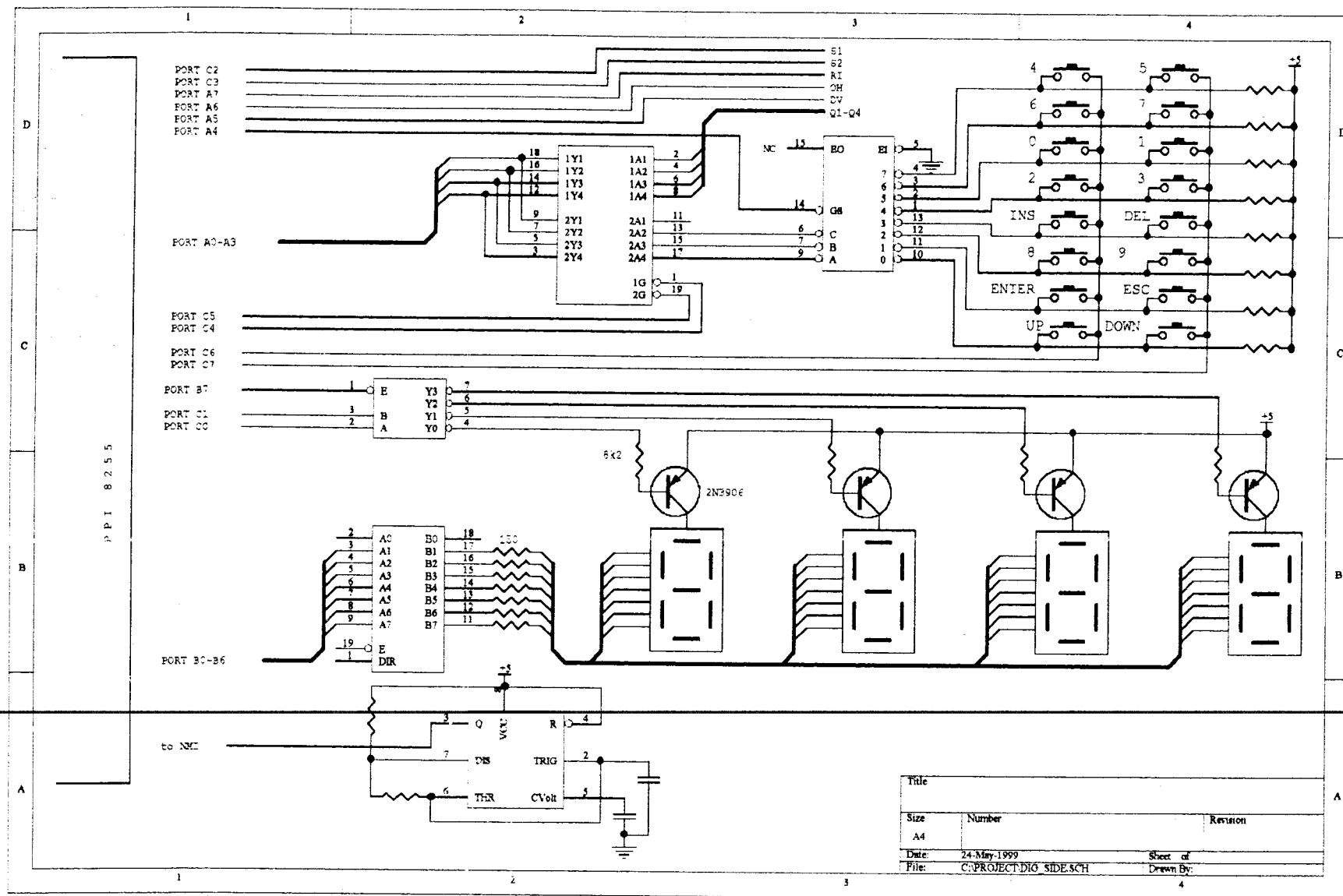
*T*

Tegangan · III-5,III-9,III-10,IV-3,IV-6  
Terminal · III-8  
Tip · III-1,III-2

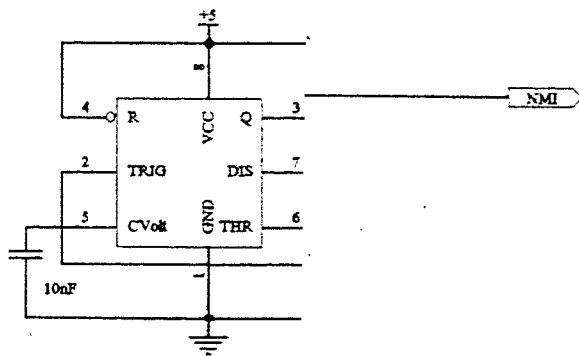
---

*U*

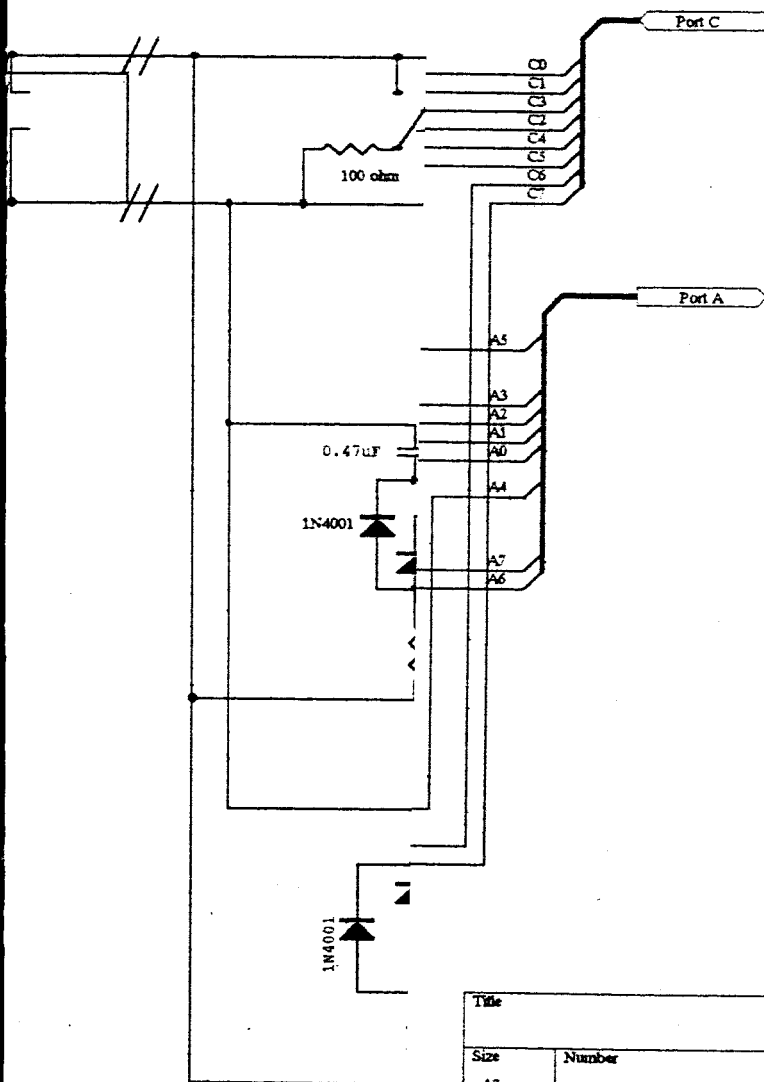
Unit · II-5,II-6







Port B



Title		
Size	Number	Revision
A3		
Date:	12-Aug-1999	Sheet of
File:	C:\MYDOCU-1\ERYTA_ERY.SCH	Drawn By:



```

;Port A :
;   A0 - A3 : Keypad / DTMF
;   A4 : GS
;   A5 : DV
;   A6 : OH
;   A7 : RI
;Port B : B0-B6 : 7 segment
;   B7 : Enable 74139
;Port C : C0,C1 : Digit Display
;   C2 : S1
;   C3 : S2
;   C4 : Enable Buffer u/ DTMF
;   C5 : Enable Buffer u/ Keypad Row
;   C6 : Column 1 Keypad
;   C7 : Column 2 Keypad

```

---

```

; ***** EQUATES *****

```

```

RI    equ 80H
OH    equ 40H
DV    equ 20H
GS    equ 10H
_SCROLL equ 0eh
_ESC  equ 0ffh
_INS  equ 0ch
_DEL  equ 0dh
S1    equ 2
S2    equ 3
DTMFEn equ 4
KeyEn equ 5
Col1  equ 6
Col2  equ 7

```

---

```

; ***** MACROS *****

```

```

Detect Macro BitMask
    in al,0
    test al,BitMask
Endm

SetReset Macro PortNum, NolSatu
    mov al,PortNum
    shl al,1
    or al,NolSatu
    out 3,al
Endm

Delay Macro Times
    Local Delay0
    mov es:counter,0
delay0 : cmp es:counter,Times
    jb delay0
Endm

Put Macro segcode
    mov al,segcode
    lea di,dispbuff
    mov cx,4
    cld
    rep stosb
Endm

```



```

DispErr Macro ErrNum
    mov es:dispbuff[0],4h ;'E'
    mov es:dispbuff[1],4ch ;'r'
    mov es:dispbuff[2],4ch ;'r'
    mov al,numcode[ErrNum]
    mov es:dispbuff[3],al
    Delay 100

```

```
Endm
```

```

=====
; ***** MAIN PROGRAM *****

```

```

Ery Segment
Assume CS:Ery
Org 100h

```

```
Start : jmp proses
```

```

    ; 'E' 'r' 'y' ' ' 'F' 'a' 'r' 'i' 'd' 'a'
    credit db 04h,4ch,11h,7fh,0eh,20h,4ch,79h,21h,20h
    db 4 dup(7fh)
    okay db 40h,07h,20h,11h
    numcode db 40h,79h,24h,30h,19h,12h,02h,78h,00h,10h
    ; 0 1 2 3 4 5 6 7 8 9
    db 08h,03h,46h,21h,04h,0ffh
    ; a b c d e f
    keycode db 04h,06h,00h,02h,0ah,08h,0eh,0ch
    ;
    db 05h,07h,01h,03h,0bh,09h,0ffh,0dh
    ; 'a' 'n' 't' 'i'
    anti db 20h,48h,07h,79h
    ; 'b' 'y' 'e'
    bye db 7fh,03h,11h,04h
    ; 'p' 'a' 's' 'w'
    psw db 0ch,20h,12h,15h
    posisi dw ?
    password db 01h,06h,00h,02h
    listnum dw 16 dup(0ffffh)
    listtop dw ?
    listptr dw ?
    counter dw ?
    dispbuff db 4 dup(?)
    numbuff db 4 dup(?)
    dispstat db ?
    GTime dw ?
    match db 0

```

```
proses:
```

```
;***** INISIALISASI SEGMENT
```

```

    mov ax,0
    mov ds,ax
    mov es,ax
    mov ss,ax
    mov sp,400h

```

```

;***** INISIALISASI Interrupt Vector Table
      mov word ptr es:000Ah,0fd0h
      mov word ptr es:0008h,offset refresh

;***** INISIALISASI PPI *****
PPI:  mov al,10010000b ; port a in, port b,c out
      out 3,al

;***** INISIALISASI VARIABEL
      mov es:listtop,0
      mov es:dispstat,0

;***** INISIALISASI CONTROL BITS (PORT C)
      mov al,034H
      out 2,al

;***** DISPLAY TEST *****
      put 0fh
      mov es:dispstat,1
      lea bx,credit
      mov cx,14
luar:  push cx
      mov cx,3
      mov si,0
dalam: mov al,es:dispbuff[si+1]
      mov es:dispbuff[si],al
      inc si
      loop dalam
      mov al,cs:[bx]
      mov es:dispbuff[3],al
      pop cx
      delay 50
      inc bx
      loop luar
      mov es:dispstat,0

; ***** MULAI DI SINI !!! *****

M05 : mov es:Gtime,600
M0 :
      Detect OH
      jz M1
      Detect _GS
      jnz M0
      call SysProg
      jmp M0
M1:  mov es:counter,0
M2:  Detect OH
      JNZ M0

```

```

    cmp es:counter,10
    JB M2
    cmp es:Gtime,600
    JB M4
    SetReset S1,0
    Delay 20
    Detect OH
    jz M3
    SetReset S1,1
    Delay 20
    call CEKNUM
    jmp M05
M3:   SetReset S1,1
    Delay 20
    call CEKAL
    jmp M05
M4:   Detect OH
    JZ M4
    Delay 20
    JMP M05
; ***** END OF MAIN *****

```

```

; ***** PROCEDURES *****

```

```

REFRESH proc near
    push ax
    push bx
    push cx
    cmp es:dispstat,0
    je Ref1
    xor bx,bx
Ref0:  mov al,bl
    and al,1
    out 3,al
    mov al,bl
    shr al,1
    or al,2
    out 3,al
    mov al,es:dispbuff[bx]
    out 1,al
    mov cx,500
    loop $
    mov al,0ffh
    out 1,al
    inc bx
    cmp bx,4
    jb Ref0

```

```

Ref1:  inc es:counter
        Detect RI
        JNZ Ref2
        Detect RI
        JNZ Ref2
        Detect RI
        JNZ Ref2
        mov es:Gtime,0
Ref2:  cmp es:Gtime,600
        JE Ref3
        inc es:Gtime
Ref3:  pop cx
        pop bx
        pop ax
        IRET
Refresh Endp

```

```

CEKNUM  proc near
        SetReset KeyEn,1
        SetReset DTMFEn,0
        lea bx,okay
        call tulstr
        mov es:dispstat,1
        delay 100
        put 7fh
        SetReset S1,1
        Delay 20
        mov es:posisi,0
        mov cx,4
        xor dx,dx
CekNum0: Detect DV
        jnz Ceknum1
        Detect OH
        jz  Ceknum0
        Delay 20
        jmp ceknum4
CekNum1:
        Detect DV
        jnz Ceknum1
        and al,0fh
        cmp al,0ah
        jne Ceknum2
        xor al,al
CekNum2:
;===== tambahan
        push ax
        push bx
        xor bh,bh
        mov bl,al
        mov al,cs:numcode[bx]
        mov bx,es:posisi

```

```

    inc es:posisi
    mov es:dispbuff[bx],al
    pop bx
    pop ax
;=====
    push cx
    mov cl,4
    shl dx,cl
    pop cx
    or dl,al
    loop CekNum0
    cmp es:listtop,0
    je cekN25
    mov di,offset ListNum
    mov ax,dx
    mov cx,es:ListTop
    shr cx,1
    cld
    Repne scasw
    jz CekNum3

    mov di,offset Listnum
    or al,0fh
    mov cx,es:ListTop
    shr cx,1
    cld
    Repne scasw
    jz CekNum3
CekN25: Detect OH ; Waitonhook
    JZ CekN25
    Delay 20
    jmp CekNum4

CekNum3: SetReset s1,0
    Delay 40
    SetReset s1,1
    Delay 20
CekNum4: SetReset DTMFen,1
    put 7fh
    mov es:dispstat,0
    RET
Ceknum Endp

CEKAL proc near
    put 7fh
    mov es:dispstat,1
    lca bx,anti
    call tulstr
Cekal1: Detect DV
    jnz Cekal2
    Detect OH

```

```

        jz Cekal1
        Delay 25
        jmp Cekal4
Cekal2: SetReset S2,1
        Delay 250
        SetReset S2,0
        Delay 25
        jmp Cekal1
;=== end of cekal
Cekal4: put 7fh
        mov es:dispstat,0
        SetReset S1,1
        delay 20
        Ret
Cekal Endp

SysProg proc near
        mov es:match,0
        mov es:dispstat,1
        SetReset KeyEn,0
        Put 0
        Delay 50
        call passw
        cmp es:match,0
        jne SP5
SP0:   Put 3fh
SP1:   call SCANKB
        cmp al,_INS
        JNE SP2
        call ENTRY
        JMP SP5
SP2:   cmp al,_SCROLL
        JNE SP4
        cmp es:ListTop,0
        JNE SP3
        DispErr 0
        JMP SP0
SP3:   call SCROLL
        JMP SP5
SP4:   cmp al,_ESC
        JNE SP1
SP5:   lea bx,bye
        call tulstr
        delay 100
SP6:   Detect _GS
        JZ SP6
        Delay 5
        mov es:DispStat,0
        SetReset KeyEn,1
        RET
SysProg Endp

```

```

Entry Proc near
E0:  PUT 77h
    xor si,si
    mov es:numbuff[3],0fh
E1:  call SCANKB
    cmp al,_INS
    JNE E3
    cmp SI,3
    JB E1
    mov dh,es:numbuff[0]
    mov dl,es:numbuff[2]
    mov cl,4
    shl dx,cl
    or dh,es:numbuff[1]
    or dl,es:numbuff[3]
    cmp es:ListTop,0
    je e2
    mov di,offset ListNum
    mov ax,dx
    mov cx,es:ListTop
    shr cx,1
    cld
RepNe scasw
    jne E2
    DispErr 1
    JMP E0
E2:  mov bx,es:ListTop
    mov es:ListNum[bx],dx
    inc es:listtop
    inc es:listtop
    JMP E0
E3:  cmp al,9
    ja e4
    cmp si,3
    jna e35
    jmp e1
e35:  mov es:numbuff[si],al
    xor bh,bh
    mov bl,al
    mov al,numcode[bx]
    mov es:dispbuff[si],al
    inc si
    JMP E1
E4:  cmp al,_ESC
    JE E5
    JMP E1
E5:  RET
Entry Endp

```

```

SCANKB  proc near
WaitUp: Detect _GS
        JZ WaitUp
        Delay 5
WaitDown: Detect _GS
        JNZ WaitDown
        Delay 5
        Detect _GS
        JNZ WaitDown
        xor bx,bx
        SetReset Col2,1
        Detect _GS
        JZ Kolom1
        mov bl,8
Kolom1: SetReset Col2,0
        in al,0
        and al,07h
        add bl,al
        mov al,keycode[bx]
        ret
ScanKb  Endp

SCROLL  proc near
SC0:    mov es,ListPtr,0
SC1:    mov bx,es>ListPtr
        mov dx,es>ListNum[bx]
        mov cl,4
        mov di,4
DLN0:   mov bx,dx
        and bx,0fh
        mov al,numcode[bx]
        mov es:dispbuff[di-1],al
        shr dx,cl
        dec di
        JNZ DLN0
SC2:    call SCANKB
        cmp al,_SCROLL
        jnc SC3
        inc es>ListPtr
        inc es>ListPtr
        mov ax,es>ListTop
        cmp ax,es>ListPtr
        jnc SC1
        JMP SC0
SC3:    cmp al,_DEL
        JNE SC6
        dec es>ListTop
        dec es>ListTop
        JNZ SC4
        mov es:dispbuff[0],06h
        mov es:dispbuff[1],0ch
        mov es:dispbuff[2],07h
        mov es:dispbuff[3],11h
        Delay 100

```



```

    RET
SC4:  mov ax,es:ListTop
      cmp ax,es:ListPtr
      JNE SC45
      JMP SC0
SC45: mov bx,es:ListPtr
SC5:  mov ax,es:ListNum[bx+2]
      mov es:ListNum[bx],ax
      inc bx
      inc bx
      cmp bx,es:ListTop
      JB SC5
      JMP SC1
SC6:  cmp al,_ESC
      JE SC7
      JMP SC2
SC7:  RET
SCROLL Endp

```

```

TulStr proc near
    push ax
    push bx
    mov al,cs:[bx]
    mov es:dispbuff[0],al
    mov al,cs:[bx+1]
    mov es:dispbuff[1],al
    mov al,cs:[bx+2]
    mov es:dispbuff[2],al
    mov al,cs:[bx+3]
    mov es:dispbuff[3],al
    pop bx
    pop ax
    ret

```

TulStr endp

```

passw proc near
    push ax
    push cx
    push si
    lea bx,psw
    call tulstr
    delay 100
    put 77h
    xor si,si
    mov cx,4
lagi99:
    call scankb
    mov es:dispbuff[si],9 ; 'XXXX'
    cmp al,cs:password[si]
    je pass1
    mov es:match,1

```

```
pass1:
    inc si
    loop lagi99
    pop si
    pop cx
    pop ax
    ret
passw endp
```

```
;=====
org 20f0h
    cli
reset    db 0eah,0,1,0f0h,0fdh
ery      ends
end      start
```



# ISO<sup>2</sup>-CMOS MT8870D/MT8870D-1 Integrated DTMF Receiver

## Features

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

ISSUE 5

March 1997

## Ordering Information

MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DS/DS-1	18 Pin SOIC
MT8870DN/DN-1	20 Pin SSOP
-40 °C to +85 °C	

## Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

## Applications

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

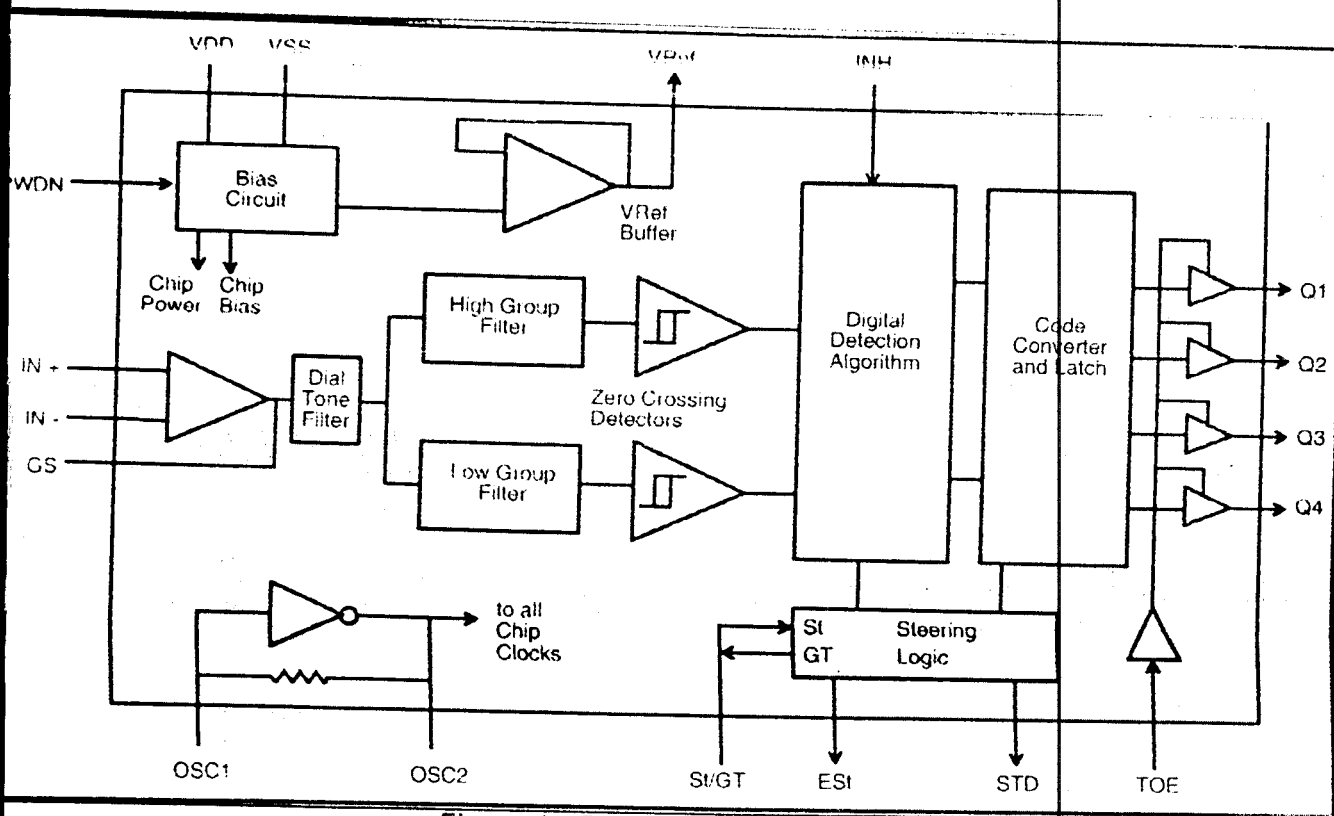


Figure 1 - Functional Block Diagram

# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

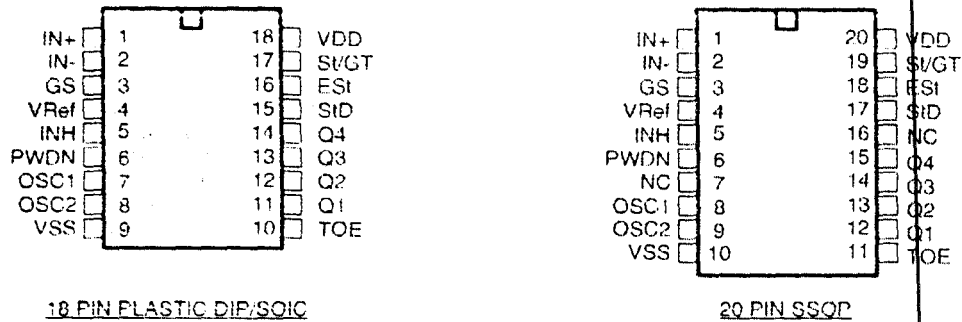


Figure 2 - Pin Connections

## Pin Description

Pin #	Name	Description
20		
1	IN+	<b>Non-Inverting Op-Amp (Input).</b>
2	IN-	<b>Inverting Op-Amp (Input).</b>
3	GS	<b>Gain Select.</b> Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V <sub>Ref</sub>	<b>Reference Voltage (Output).</b> Nominally V <sub>DD</sub> /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	INH	<b>Inhibit (Input).</b> Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	PWDN	<b>Power Down (Input).</b> Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
8	OSC1	<b>Clock (Input).</b>
9	OSC2	<b>Clock (Output).</b> A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
10	V <sub>SS</sub>	<b>Ground (Input).</b> 0V typical.
11	TOE	<b>Three State Output Enable (Input).</b> Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
12-15	Q1-Q4	<b>Three State Data (Output).</b> When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
17	StD	<b>Delayed Steering (Output).</b> Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V <sub>TSI</sub> .
18	ESi	<b>Early Steering (Output).</b> Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESi to return to a logic low.
19	St/GT	<b>Steering Input/Guard time (Output) Bidirectional.</b> A voltage greater than V <sub>TSI</sub> detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V <sub>TSI</sub> frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESi and the voltage on St.
20	V <sub>DD</sub>	<b>Positive power supply (Input).</b> +5V typical.
7, 16	NC	No Connection.

## Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

### Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic levels at the frequencies of the incoming DTMF signals.

### Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone modulation by extraneous signals such as voice while

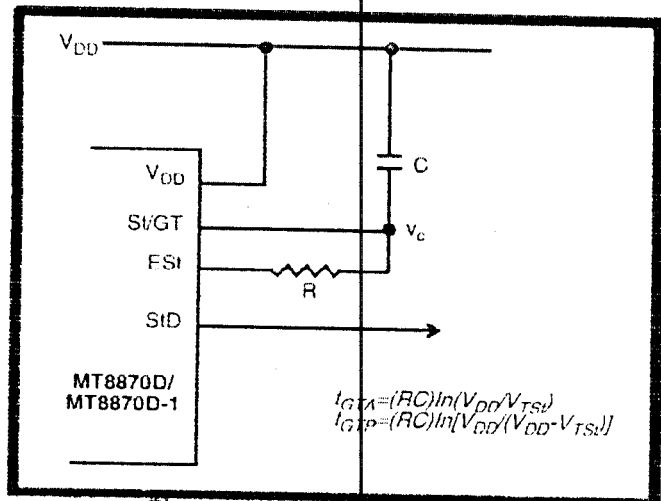


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (ES) output will go to an active state. Any subsequent loss of signal condition will cause ES to assume an inactive state (see "Steering Circuit").

### Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by ES. A logic high on ES causes v\_c (see Figure 4) to rise as the capacitor discharges. Provided signal

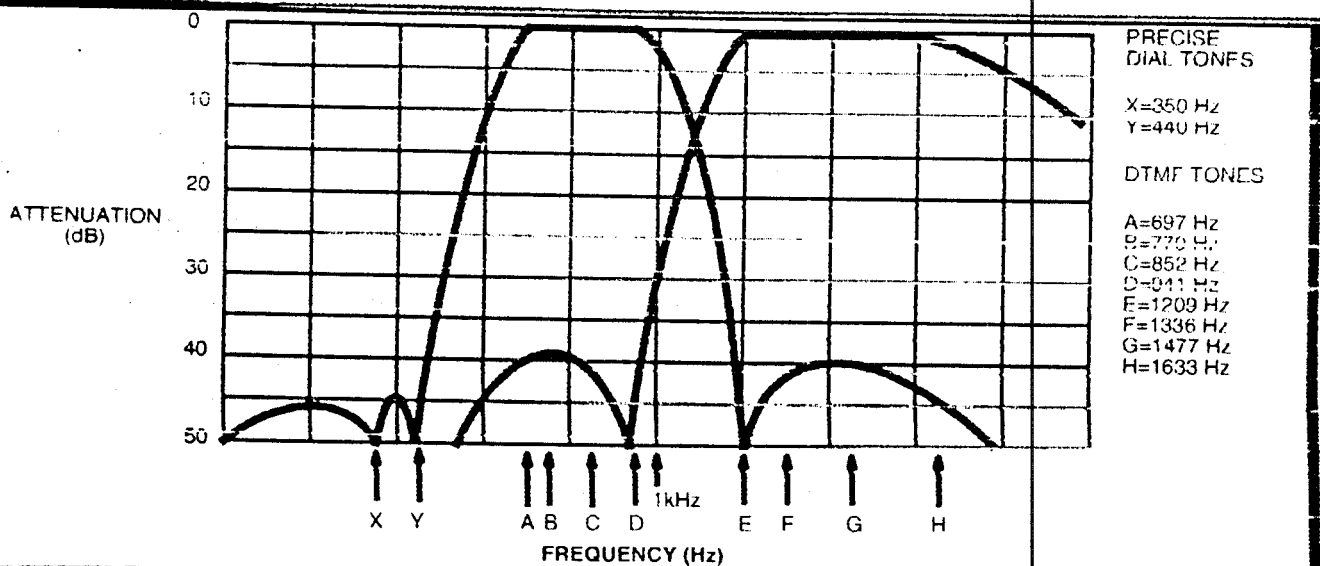


Figure 3 - Filter Response

condition is maintained (EST remains high) for the validation period ( $t_{GTP}$ ),  $v_c$  reaches the threshold ( $V_{TSI}$ ) of the steering logic to register the tone pair, changing its corresponding 4-bit code (see Table 1) to the output latch. At this point the GT output is activated and drives  $v_c$  to  $V_{DD}$ . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as detecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

## Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of  $t_{DP}$  is a device parameter (see Figure 4) and  $t_{REC}$  is the minimum signal duration to be recognized by the receiver. A value for C of 0.1  $\mu$ F is

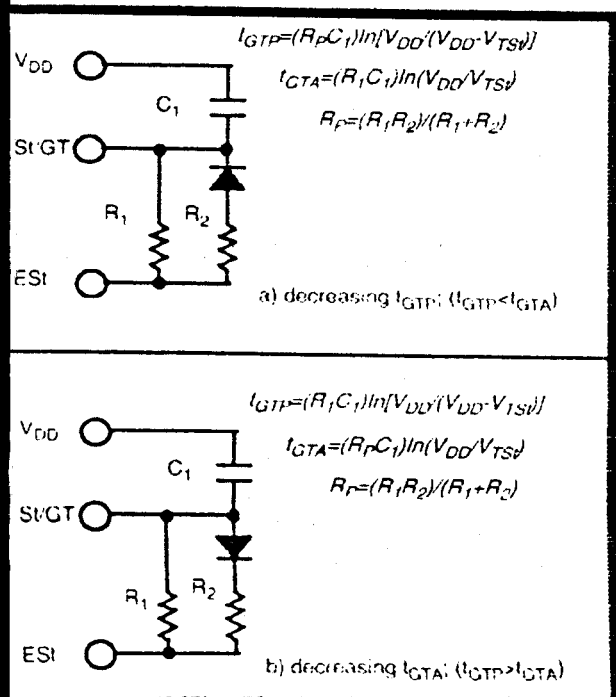


Figure 5 - Guard Time Adjustment

Digit	TOE	INH	EST	$Q_4$	$Q_3$	$Q_2$	$Q_1$
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H		0	0	0
9	H	X	H		0	0	1
0	H	X	H		0	1	0
.	H	X	H		0	1	1
#	H	X	H		1	0	0
A	H	L	H		1	0	1
B	H	L	H		1	1	0
C	H	L	H		1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table

L=LOGIC LOW, H=LOGIC HIGH, Z= HIGH IMPEDANCE  
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present ( $t_{GTP}$ ) and tone absent ( $t_{GTA}$ ). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing  $t_{REC}$  improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short  $t_{REC}$  with a long  $t_{DO}$  would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

## Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

## Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source ( $V_{REF}$ ) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and  $V_{REF}$  biasing the input at  $1/2 V_{DD}$ . Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor  $R_5$ .

## Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

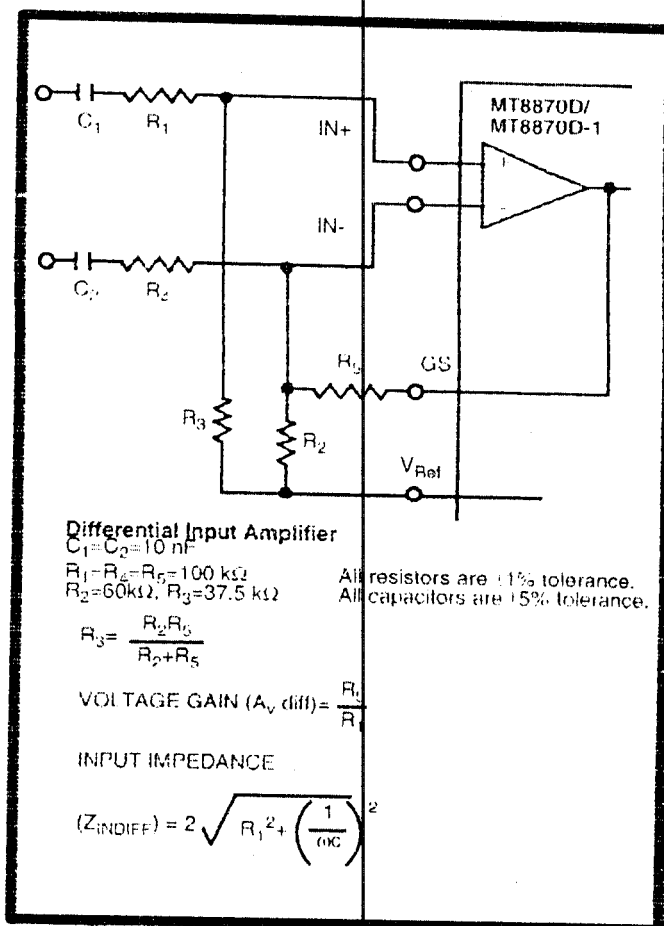


Figure 6 - Differential Input Configuration

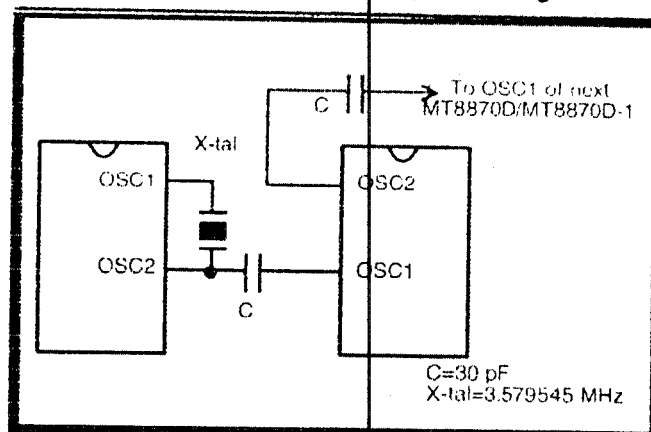


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	±0.2%

Table 2. Recommended Resonator Specifications

Note: Qm—quality factor of RLC model, i.e.,  $1/2R_1C_1$ .

# T8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

## Applications

### RECEIVER SYSTEM FOR BRITISH TELECOM REC POR 1151

The circuit shown in Fig. 9 illustrates the use of the MT8870D-1 device in a typical receiver system. BT Rec defines the input signals less than -34 dBm as non-operate level. This condition can be attained by choosing suitable values of  $R_1$  and  $R_2$  to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting GS of MT8870D-1. As shown in the diagram, the component values of  $R_3$  and  $C_2$  are the guard time requirements when the total component tolerance is 1%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

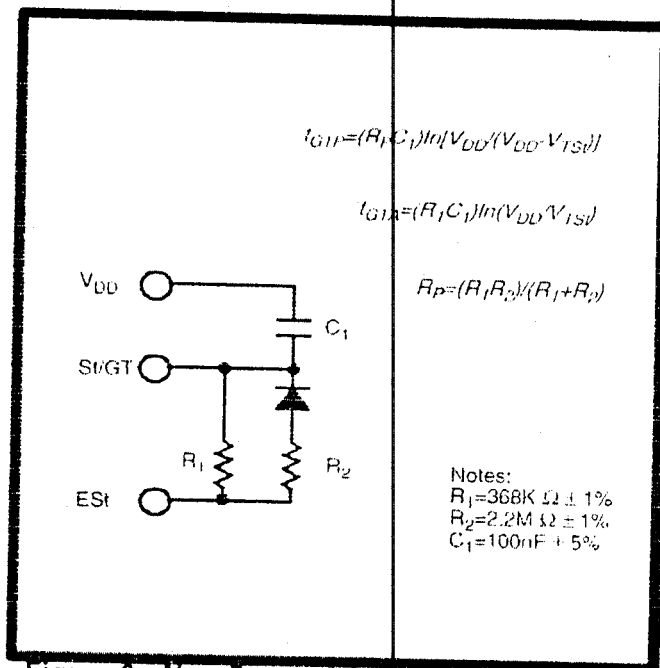
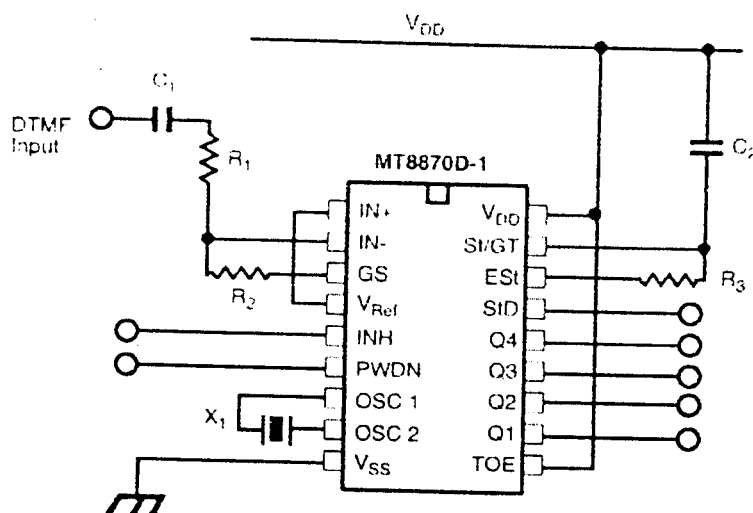


Figure 8 - Non-Symmetric Guard Time Circuit



NOTES:  
 $R_1 = 102K\Omega \pm 1\%$   
 $R_2 = 71.5K\Omega \pm 1\%$   
 $R_3 = 390K\Omega \pm 1\%$   
 $C_1, C_2 = 100 nF \pm 5\%$   
 $X_1 = 3.579545 MHz \pm 0.1\%$   
 $V_{DD} = 5.0V \pm 5\%$

Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec



Absolute Maximum Ratings<sup>†</sup>

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	$V_{DD}$		7	V
2	Voltage on any pin	$V_I$	$V_{SS}-0.3$	$V_{DD}+0.3$	V
3	Current at any pin (other than supply)	$I_I$		10	mA
4	Storage temperature	$T_{STG}$	-65	+150	°C
5	Package power dissipation	$P_D$		500	mW

<sup>†</sup> Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW / °C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground ( $V_{SS}$ ) unless otherwise stated

	Parameter	Sym	Min	Typ <sup>†</sup>	Max	Units	Test Conditions
1	DC Power Supply Voltage	$V_{DD}$	4.75	5.0	5.25	V	
2	Operating Temperature	$T_O$	-40		+85	°C	
3	Crystal/Clock Frequency	$f_c$		3.579545		MHz	
4	Crystal/Clock Freq. Tolerance	$\Delta f_c$		±0.1		%	

<sup>†</sup> Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

DC Electrical Characteristics -  $V_{DD}=5.0V \pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^\circ C < T_O < +85^\circ C$ , unless otherwise stated.

		Characteristics	Sym	Min	Typ <sup>†</sup>	Max	Units	Test Conditions
1	SUPPLY	Standby supply current	$I_{DDQ}$		10	25	μA	PWDN= $V_{DD}$
2		Operating supply current	$I_{DD}$		3.0	9.0	mA	
3		Power consumption	$P_O$		15		mW	$f_c=3.579545$ MHz
4	INPUTS	High level input	$V_{IH}$	3.5			V	$V_{DD}=5.0V$
5		Low level input voltage	$V_{IL}$			1.5	V	$V_{DD}=5.0V$
6		Input leakage current	$I_{IH}/I_{IL}$		0.1		μA	$V_{IN}=V_{SS}$ or $V_{DD}$
7		Pull up (source) current	$I_{SO}$		7.5	20	μA	TOE (pin 10)=0, $V_{DD}=5.0V$
8		Pull down (sink) current	$I_{SI}$		15	45	μA	INH=5.0V, PWDN=5.0V, $V_{DD}=5.0V$
9		Input impedance (IN+, IN-)	$R_{IN}$		10		MΩ	@ 1 kHz
10		Steering threshold voltage	$V_{TSI}$	2.2	2.4	2.5	V	$V_{DD} = 5.0V$
11	OUTPUTS	Low level output voltage	$V_{OL}$			$V_{SS}+0.03$	V	No load
12		High level output voltage	$V_{OH}$	$V_{DD}-0.03$			V	No load
13		Output low (sink) current	$I_{OI}$	1.0	2.5		mA	$V_{OUT}=0.4$ V
14		Output high (source) current	$I_{OH}$	0.4	0.8		mA	$V_{OUT}=4.6$ V
15		$V_{Ref}$ output voltage	$V_{Ref}$	2.3	2.5	2.7	V	No load, $V_{DD} = 5.0V$
16		$V_{Ref}$ output resistance	$R_{OR}$		1		kΩ	

<sup>†</sup> Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

# T8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

**Operating Characteristics** -  $V_{DD}=5.0V \pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C < T_O < +85^{\circ}C$ , unless otherwise stated.  
**in Setting Amplifier**

Characteristics	Sym	Min	Typ <sup>†</sup>	Max	Units	Test Conditions
Input leakage current	$I_{IN}$			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
Input resistance	$R_{IN}$	10			M $\Omega$	
Input offset voltage	$V_{OS}$			25	mV	
Power supply rejection	PSRR	50			dB	1 kHz
Common mode rejection	CMRR	40			dB	$0.75 V \leq V_{IN} \leq 4.25 V$ biased at $V_{Ref} = 2.5 V$
DC open loop voltage gain	$A_{VOL}$	32			dB	
Unity gain bandwidth	$f_C$	0.30			MHz	
Output voltage swing	$V_O$	4.0			$V_{pp}$	Load $\geq 100 k\Omega$ to $V_{SS}$ @ GS
Maximum capacitive load (GS)	$C_L$			100	pF	
Resistive load (GS)	$R_L$			50	k $\Omega$	
Common mode range	$V_{CM}$	2.5			$V_{pp}$	No Load

**8870D AC Electrical Characteristics** -  $V_{DD}=5.0V \pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C < T_O < +85^{\circ}C$ , using Test Circuit shown in Figure 10.

Characteristics	Sym	Min	Typ <sup>†</sup>	Max	Units	Notes*
Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
		27.5		869	mV <sub>RMS</sub>	1,2,3,5,6,9
Negative twist accept				8	dB	2,3,6,9,12
Positive twist accept				8	dB	2,3,6,9,12
Frequency deviation accept		$\pm 1.5\% \pm 2 \text{ Hz}$				2,3,5,9
Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
Third tone tolerance			-16		dB	2,3,4,5,9,10
Noise tolerance			-12		dB	2,3,4,5,7,9,10
Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

Typical figures are at 25 °C and are for design aid only; not guaranteed and not subject to production testing.

## TESTES

dBm = decibels above or below a reference power of 1 mW into a 600 ohm load.

Digit sequence consists of all DTMF tones.

Tone duration = 40 ms, tone pause = 40 ms.

Signal condition consists of nominal DTMF frequencies.

Both tones in composite signal have an equal amplitude.

One pair is deviated by  $\pm 1.5\% \pm 2 \text{ Hz}$ .

Bandwidth limited (3 kHz) Gaussian noise.

The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .

For an error rate of better than 1 in 10,000.

Referenced to lowest level frequency component in DTMF signal.

Referenced to the minimum valid accept level.

Guaranteed by design and characterization.

**MT8870D-1 AC Electrical Characteristics** -  $V_{DD}=5.0V \pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_D \leq +85^{\circ}C$ , using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ <sup>†</sup>	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			21.8		869	mV <sub>RMS</sub>	
2	Input Signal Level Reject		-37			dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			10.9			mV <sub>RMS</sub>	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
6	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

**NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.

2. Digit sequence consists of all DTMF tones.

3. Tone duration= 40 ms, tone pause= 40 ms.

4. Signal condition consists of nominal DTMF frequencies.

5. Both tones in composite signal have an equal amplitude.

6. Tone pair is deviated by  $\pm 1.5\% \pm 2$  Hz.

7. Bandwidth limited (3 kHz) Gaussian noise.

8. The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .

9. For an error rate of better than 1 in 10,000.

10. Referenced to lowest level frequency component in DTMF signal.

11. Referenced to the minimum valid accept level.

12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.

13. Guaranteed by design and characterization.

# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

**AC Electrical Characteristics** -  $V_{DD}=5.0V \pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_o \leq +85^{\circ}C$ , using Test Circuit shown in Figure 10.

		Characteristics	Sym	Min	Typ <sup>†</sup>	Max	Units	Conditions
1	T M I N G	Tone present detect time	$t_{DP}$	5	11	14	ms	Note 1
2		Tone absent detect time	$t_{DA}$	0.5	4	8.5	ms	Note 1
3		Tone duration accept	$t_{REC}$			40	ms	Note 2
4		Tone duration reject	$t_{REC}$	20			ms	Note 2
5		Interdigit pause accept	$t_{ID}$			40	ms	Note 2
6		Interdigit pause reject	$t_{DO}$	20			ms	Note 2
7	O U T P U T S	Propagation delay (St to Q)	$t_{PQ}$		8	11	$\mu s$	$TOE=V_{DD}$
8		Propagation delay (St to StD)	$t_{PSID}$		12	16	$\mu s$	$TOE=V_{DD}$
9		Output data set up (Q to StD)	$t_{QSID}$		3.4		$\mu s$	$TOE=V_{DD}$
10		Propagation delay (TOE to Q ENABLE)	$t_{PTE}$		50		ns	load of 10 k $\Omega$ 50 pF
11		Propagation delay (TOE to Q DISABLE)	$t_{PTD}$		300		ns	load of 10 k $\Omega$ 50 pF
12	P D W N	Power-up time	$t_{PU}$		30		ms	Note 3
13		Power-down time	$t_{PD}$		20		ms	
14	C L O C K	Crystal/clock frequency	$f_C$	3.5759	3.5795	3.5831	MHz	
15		Clock input rise time	$t_{LHCL}$			110	ns	Ext. clock
16		Clock input fall time	$t_{HLCL}$			110	ns	Ext. clock
17		Clock input duty cycle	$DC_{CL}$	40	50	60	%	Ext. clock
18		Capacitive load (OSC2)	$C_{LO}$			30	pF	

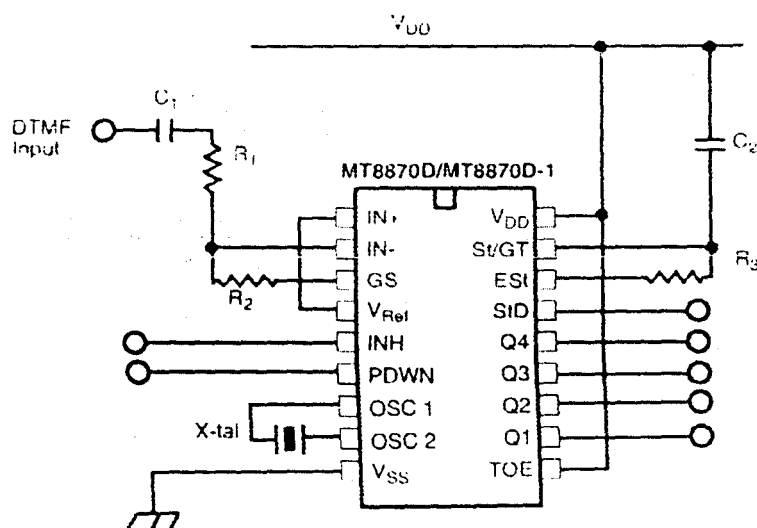
Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

## NOTES:

Used for guard-time calculation purposes only.

These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.

With valid tone present at input,  $t_{PU}$  equals time from PDWN going low until EST going high.



## NOTES:

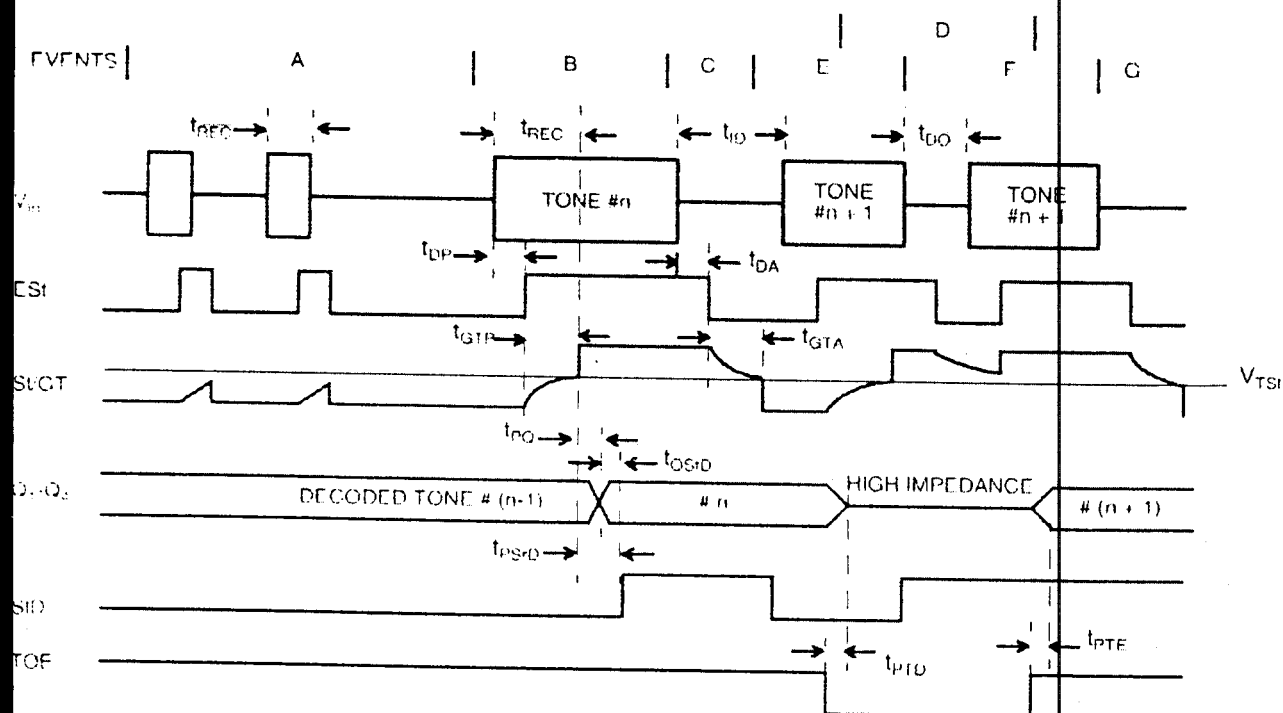
$R_1, R_2=100K\Omega \pm 1\%$

$R_3=300K\Omega \pm 1\%$

$C_1, C_2=100nF \pm 5\%$

X-tal=3.579545 MHz  $\pm 0.1\%$

Figure 10 - Single-Ended Input Configuration



#### EXPLANATION OF EVENTS

- 1) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.
- 2) TONE #n DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS.
- 3) END OF TONE #n DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.
- 4) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.
- 5) TONE #n + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE).
- 6) ACCEPTABLE DROPOUT OF TONE #n + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED.
- 7) END OF TONE #n + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

#### EXPLANATION OF SYMBOLS

- 1) DTMF COMPOSITE INPUT SIGNAL.
- 2) EARLY STEERING OUTPUT, INDICATES DETECTION OF VALID TONE FREQUENCIES.
- 3) STEERING INPUT/GUARD TIME OUTPUT, DRIVES EXTERNAL RC TIMING CIRCUIT.
- 4) 4-BIT DECODED TONE OUTPUT.
- 5) DELAYED STEERING OUTPUT, INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.
- 6) TONE OUTPUT ENABLE (INPUT), A LOW LEVEL SHIFTS  $Q_1-Q_4$  TO ITS HIGH IMPEDANCE STATE.
- 7) MAXIMUM DTMF SIGNAL DURATION NOT DETECTED AS VALID.
- 8) MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION.
- 9) MAXIMUM TIME BETWEEN VALID DTMF SIGNALS.
- 10) MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.
- 11) TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.
- 12) TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.
- 13) GUARD TIME, TONE PRESENT.
- 14) GUARD TIME, TONE ABSENT.

Figure 11 - Timing Diagram

JURUSAN TEKNIK ELEKTRO  
FAKULTAS TEKNOLOGI INDUSTRI  
INSTITUT TEKNOLOGI SEPULUH NOPEMBER

EL 1799 - TUGAS AKHIR

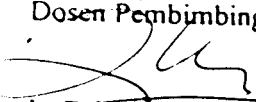
Nama Mahasiswa : Ery Farida Kusumawardhani  
Nomor Pokok : 2293.100.020  
Bidang Studi : Teknik Komputer  
Tugas Diberikan : Juni 1998  
Tugas Diselesaikan :  
Dosen Pembimbing : Ir. Zainal Alim  
Judul Tugas Akhir : PERENCANAAN DAN PEMBUATAN SMART  
PARAREL TELEPON.

Uraian Tugas Akhir :

Penggunaan sarana telekomunikasi telepon sangat populer dalam masyarakat. Salah satu faktornya adalah karena telepon terhitung cukup ekonomis. Namun, dalam kehidupan sehari-hari seringkali pengguna jasa telepon harus membayar pulsa pembicaraan tidak sejumlah pemakaian. Hal ini dimungkinkan karena salah satu sebabnya adalah pencurian sambungan telepon atau disebut dengan pararel telepon.

Sehubungan dengan persoalan kecurangan tersebut direncanakan pembuatan suatu alat yang dapat dengan cepat mengetahui adanya kecurangan tersebut. Alat ini direncanakan dengan mempertimbangkan faktor ekonomis dan juga efektifitas sehingga dapat dimanfaatkan khalayak umum.

Dosen Pembimbing I

  
Ir. Zainal Alim

NIP. 130 532 037

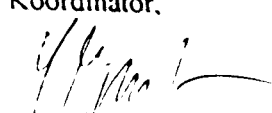
Surabaya, Juni 1998

Dosen Pembimbing II

  
Ir. Hanny Budinugroho

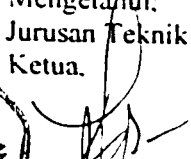
NIP. 131 651 433

Menyetujui,  
Bidang Studi Teknik Komputer  
Koordinator,

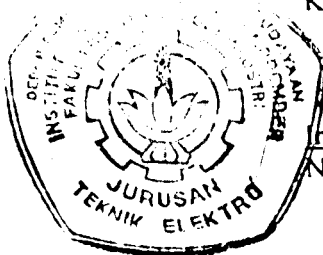
  
Ir. Yovon K. Suprpto

NIP. 130 687 439

Mengetahui,  
Jurusan Teknik Elektro  
Ketua,

  
Ir. Teguh Yuwono

NIP. 130 604 244



## USULAN TUGAS AKHIR

1. JUDUL TUGAS AKHIR : PERENCANAAN DAN PEMBUATAN  
SMART PARAREL TELEPON.

2. BIDANG STUDI : Teknik Komputer

3. RUANG LINGKUP : - Sistem Digital Dan Mikroprosesor  
- Teknik Interfacing  
- Rangkaian Logika

4. LATAR BELAKANG : Telepon merupakan salah satu sarana telekomunikasi terpenting dan paling populer dewasa ini. Telepon telah dipergunakan dalam berbagai sektor dalam masyarakat yaitu sektor industri, perumahan, perdagangan, akademik dan sektor budaya hampir tidak terlepas dari jangkauan telepon. Penggunaan telepon sebagai sarana komunikasi cukup populer di masyarakat mengingat sarana ini cukup terjangkau oleh daya beli masyarakat. Biaya penggunaan sarana ini, ditetapkan dihitung berdasar atas pulsa yang menunjukkan lama pembicaraan. Namun dalam kenyataannya, seringkali para pengguna jasa telepon harus membayar lebih banyak, sebab ini dimungkinkan terjadi oleh beberapa faktor. Salah satunya dikenal dengan istilah "Pararel Telepon", yaitu pengguna jasa telepon dengan memanfaatkan nomor atau sambungan telepon orang lain, sehingga orang tersebut yang harus menanggung biayanya. Berdasar atas hal inilah, maka alat yang dapat mendeteksi adanya proses diatas dirasa sangat perlu. Diharapkan dengan menggunakan alat ini, pararel sambungan telepon tersebut dapat diantisipasi.

## 5. TUJUAN :

Merencanakan dan membuat rangkaian yang dapat mendeteksi dan mencegah penggunaan paralel telepon

## 6. PENELAAHAN STUDI :

Perangkat keras yang dibuat ini pada dasarnya mempergunakan fungsi dari cara kerja telepon. Pada saat telepon dial atau dalam keadaan off hook maka akan terdapat keadaan drop tegangan, yang dideteksi dengan off hook detector.

## 7. RELEVANSI :

Dengan adanya alat ini diharapkan dapat bermanfaat bagi masyarakat pengguna telepon di dalam mengatasi kecurangan pemakaian telepon.

## 8. LANGKAH - LANGKAH :

1. Studi Literature
2. Penyusunan Alogaritma Program
3. Pembuatan Alat dan Program
4. Pengujian dan Penyempurnaan Alat
5. Penulisan Naskah Tugas Akhir

## 9. JADWAL KEGIATAN

Seluruh kegiatan direncanakan dalam waktu 6 bulan, dengan perincian :

No	Kegiatan	Bulan 1	Bulan 2	Bulan 3	Bulan 4	Bulan 5	Bulan 6
1	Studi Literature	*****	*****				
2	Penyusunan Alogaritma		*****	*****			
3	Pembuatan Alat dan Program			*****	*****		
4	Pengujian dan Penyempurnaan				*****	*****	
5	Penulisan Naskah					*****	*****

By : R'I



## DAFTAR RIWAYAT HIDUP

Nama : Ery Farida Kusumawardhani  
Tempat & Tgl. Lahir : Surabaya, 12 April 1975  
Agama : Islam  
Nama Ayah : Prof.DR. H. Salahuddin Hardy  
Nama Ibu : Dra. Hj. Harbiah Ismail, Msi.  
Alamat : A.Yani 117/4 , Surabaya

Penulis adalah putri dari empat bersaudara

Riwayat Pendidikan :

- SDN PPSP IKIP Negeri Surabaya (1982 - 1997)
- SMPN 13 Surabaya (1987 - 1990)
- SMAN 14 Surabaya (1990 - 1993)
- Diterima di Jurusan Teknik Elektro ITS Surabaya pada tahun 1993 dan mengambil bidang studi teknik komputer.

### **Pengalaman Kemahasiswaan.**

- Pengurus Forum Komunikasi Himpunan Mahasiswa Teknik Elektro Indonesia (FKHMEI) (1993 - 1996)
- Pengurus Himpunan Mahasiswa Teknik Elektro ITS (1994 - 1995)
- Pengurus Himpunan Mahasiswa Teknik Elektro ITS (1995 - 1996)
- Asisten praktikum Pemrograman Komputer di Laboratorium perangkat lunak Jurusan Teknik Elektro
- Asisten praktikum Rangkaian Logika di Laboratorium perangkat keras Jurusan Teknik Elektro
- Koordinator Asisten Demo Mata Kuliah Metode Numerik di Jurusan Teknik Elektro